

CAMPUS TIMÓTEO	
DISCIPLINA: Programação em Linguagem de Descrição de Hardware (HDL)	CÓDIGO: G07PHDL0.01

Início: 08/2024

Carga Horária: Total: 60 horas-aula Semanal: 04 aulas Créditos: 04

Natureza: Teórico-prática

Área de Formação - DCN: Profissionalizante

Competências/habilidades: C06, C08, C09

Departamento que oferta a disciplina: DECOMTM

EMENTA

Dispositivos de memória. Máquina de Estado Finito (Moore e Mealy). Tecnologia existente entre as famílias de circuitos integrados (Sistemas Digitais). Introdução aos dispositivos lógicos programáveis e suas diferenças. Ferramenta de software para simulação e síntese de circuitos aos dispositivos lógicos programáveis. Aspectos gerais de uma Linguagem de Descrição de Hardware (HDL): síntese de circuitos. Entidade de projeto. Descrição estrutural. Descrição por fluxo de dados. Descrição comportamental. Projeto e implementação.

Curso	Período	Eixo	Obrigatória	Optativa
Engenharia de Computação	4º	Sistemas Embarcados		X

INTERDISCIPLINARIDADES

Prerrequisitos: Sistemas Digitais para Computação, Fundamentos de Programação II
Correquisitos:

Objetivos: <i>A disciplina deverá possibilitar ao estudante</i>	
1	Conhecer o embasamento sobre os Dispositivos Lógicos Programáveis.
2	Proporcionar o aluno uma base teórica e prática de uma Linguagem de Descrição de Hardware.
3	Utilizar um sistema de desenvolvimento (IDE) para implementação de programa.
4	Desenvolver programas com circuitos síncronos e assíncronos.
5	Propiciar e capacitar ao aluno o entendimento na construção de componentes - exemplo: mini-arquitetura.
6	
7	
8	

Plano de Ensino

Unidades de ensino		Carga Horária Horas-aula
1	Dispositivos de memória e introdução aos Dispositivos Lógicos Programáveis.	8
2	Máquina de Estado Finito (Moore e Mealy).	4
3	Aspectos gerais da Linguagem de Descrição de Hardware.	2
4	Entidade de projeto e sua arquitetura.	2
5	Descrição: estrutural, fluxo de dados e comportamental.	8
6	Ferramenta de síntese de circuitos.	2
7	Classe de objetos, tipos escalares e compostos, operadores 4.	4
8	Comandos concorrentes e comandos sequenciais.	4
9	Subprogramas.	2
10	Descrição de circuitos síncronos e/ou assíncronos.	2
11	Atividades práticas com desenvolvimento de projeto.	22
12		
Total:		60

Bibliografia Básica

1	D'AMORE, Roberto. VHDL: descrição e síntese de circuitos digitais. 2. ed. Rio de Janeiro: LTC, 2012. 292 p., il. ISBN 978-85-216-2054-9
2	COSTA, Cesar da; MESQUITA, Leonardo; PINHEIRO, Eduardo. Elementos de lógica programável com VHDL e DSP: teoria e prática. São Paulo: Érica, 2011. 296 p., il. ISBN 9788536503127
3	COSTA, Cesar da. Projetos de circuitos digitais com FPGA. 2. ed. rev e atual. São Paulo: Érica, 2012. 206 p., il. ISBN 9788536502397

Bibliografia Complementar

1	TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. Sistemas digitais: princípios e aplicações. Tradução de Jorge Ritter. 11. ed. São Paulo: Pearson Education do Brasil, c2011. xx, 817 p., il. ISBN 9788576059226
2	ORDONEZ, E. D. M.; PEREIRA, F. D.; PENTEADO, C. G.; PERICINI, R. A.; Projeto, Desempenho e Aplicações de Sistemas Digitais em Circuitos Programáveis (FPGAs). BLESS Gráfica e Editora Ltda. Pompéia, SP, 2003. ISBN 85-87244-13-2
3	VAHID, Frank. Sistemas digitais: projeto, otimização e HDLS. Porto Alegre: Bookman, 2008. 558 p., il. Inclui índice. ISBN 9788577801909
4	PEDRONI, Volnei A. Eletrônica digital moderna com VHDL. Rio de Janeiro: Elsevier, 2010. 619 p., il. ISBN 9788535234657
5	DEITEL, Harvey M.; DEITEL, Harvey M.; DEITEL, Paul J. C ++: como programar. Tradução de Edson Furmankiewicz. Revisão de Fábio Luis Picelli Lucchini. 5. ed. São Paulo: Pearson Prentice Hall, c2006. xlii, 1163 p., il. ISBN 978-85-7605-056-8



PLANO DE ENSINO Nº 2253/2025 - CECOMTM (11.51.22)

(Nº do Protocolo: NÃO PROTOCOLADO)

(Assinado digitalmente em 28/10/2025 15:45)

RODRIGO GAIBA DE OLIVEIRA

COORDENADOR - TITULAR

CECOMTM (11.51.22)

Matrícula: ###924#3

Visualize o documento original em <https://sig.cefetmg.br/documentos/> informando seu número: **2253**, ano: **2025**,
tipo: **PLANO DE ENSINO**, data de emissão: **28/10/2025** e o código de verificação: **63d46dfcdb**