

**CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE MINAS GERAIS
CAMPUS TIMÓTEO**

Guilherme Lucas Corrêa

**DESENVOLVIMENTO E IMPLEMENTAÇÃO DE UMA ESTRATÉGIA
DE SINCRONISMO DE CONVERSOR DE PEQUENO PORTE NA
REDE ELÉTRICA**

Timóteo

2018

Guilherme Lucas Corrêa

**DESENVOLVIMENTO E IMPLEMENTAÇÃO DE UMA ESTRATÉGIA
DE SINCRONISMO DE CONVERSOR DE PEQUENO PORTE NA
REDE ELÉTRICA**

Monografia apresentada à Coordenação de Engenharia de Computação do Campus Timóteo do Centro Federal de Educação Tecnológica de Minas Gerais para obtenção do grau de Bacharel em Engenharia de Computação.

Orientador: Rodrigo Gaiba de Oliveira

Timóteo

2018

Guilherme Lucas Corrêia

**DESENVOLVIMENTO E IMPLEMENTAÇÃO DE UMA ESTRATÉGIA
DE SINCRONISMO DE CONVERSORES DE PEQUENO PORTE NA
REDE ELÉTRICA**

Trabalho de Conclusão de Curso
apresentado ao Curso de Engenharia de Computação
do Centro Federal de Educação Tecnológica de
Minas Gerais, campus Timóteo, como requisito
parcial para obtenção do título de Engenheiro de
Computação.

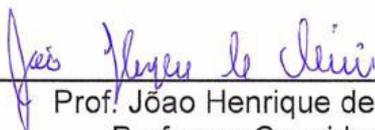
Trabalho aprovado. Timóteo, 12 de julho de 2018:



Prof. Rodrigo Galba de Oliveira
Orientador



Prof. Elder de Oliveira Rodrigues
Professor Convidado



Prof. João Henrique de Oliveira
Professor Convidado

Timóteo
2018

Dedico aos meus pais
que sempre me apoiaram e acreditaram em meu potencial.

Agradecimentos

Agradeço primeiramente à Deus por estar sempre me abençoando e me dando forças para enfrentar os obstáculos desta caminhada. E aos meus pais, Maninho e Irani, que sempre lutaram para me educar da melhor maneira, fazendo o possível para que eu chegasse até aqui.

Agradeço às minhas irmãs, Bruna e Lorena, que estão sempre ao meu lado, tanto nos momentos felizes quanto nos difíceis, e por serem minha fonte de inspiração e orgulho.

Também agradeço aos meus amigos, Gilmara e Rodolpho, por compartilharem tantos momentos felizes comigo. Agradeço à Laura, Rhaynara e Bruna por estarem ao meu lado durante essa caminhada.

E por fim, agradeço ao meu orientador Rodrigo, pelo seu apoio, paciência e dedicação.

*“Quanto mais aumenta nosso conhecimento,
mais evidente fica nossa ignorância”.*
John F. Kennedy

Resumo

O objetivo deste trabalho é estudar e comparar o desempenho de três estratégias de PLL que são encontradas em sistemas de controle de geração de energia renovável conectados à rede de distribuição: SRF-PLL, DSOGI-PLL e pPLL. Na geração de energia, o PLL tem a responsabilidade de determinar o ângulo de fase e a frequência de tensão da rede que são necessários para o processo de sincronização entre o sistema do conversor e a rede de distribuição. Foram realizadas simulações no ambiente Matlab/Simulink e analisaram-se os resultados. É mostrado que sob condições de tensão de rede balanceada e em algumas condições de desequilíbrio, como a mudança de fase e amplitude, o desempenho do SRF-PLL é superior comparado a dois outros métodos, porém para variação de frequência, o melhor desempenho de saída é resultado do pPLL. Com isso, o SRF-PLL foi implementado em um processador digital de sinais, TMS 320F28335 da Texas Instruments, para que fosse possível comparar os resultados experimentais com as simulações realizadas.

Palavras-chave: SRF-PLL, ângulo de fase, sincronismo.

Abstract

The aim of this work is to study and compare the performance of three PLL strategies that are found in renewable energy control systems connected to the grid: SRF-PLL, DSOGI-PLL and pPLL. In power generation, the PLL has the responsibility of determining the phase angle and the grid voltage frequency that are required for the synchronization process between the converter system and the grid. Simulations were performed in the Matlab/Simulink environment and the results were analyzed. It is shown that under conditions of balanced network voltage and in some unbalanced conditions, such as phase change and amplitude, SRF-PLL performance is superior compared to two other methods, however for frequency variation, the best output performance is a result of pPLL. Thus, the SRF-PLL was implemented in a digital signal processor, TMS 320F28335 from Texas Instruments, in order to compare the experimental results with the simulations performed.

Keywords: SRF-PLL, phase angle, synchronism.

Lista de ilustrações

Figura 1 – Estrutura básica do PLL.	16
Figura 2 – Estrutura convencional do SRF-PLL.	17
Figura 3 – Estrutura do PLL Trifásico.	19
Figura 4 – Tensões trifásicas da rede.	20
Figura 5 – Tensões Alfa Beta.	20
Figura 6 – Tensões v_d e v_q	21
Figura 7 – Teta Medido e Teta Esperado.	22
Figura 8 – Estrutura do PLL Monofásico.	22
Figura 9 – SRF-PLL.	23
Figura 10 – Bloco abc/AB.	24
Figura 11 – Bloco AB/dq.	24
Figura 12 – Tensões v_d e v_q do SRF-PLL.	25
Figura 13 – Teta PLL do SRF-PLL.	25
Figura 14 – Perturbação na fase da rede.	26
Figura 15 – Tensão v_q do SRF-PLL com a mudança de fase.	26
Figura 16 – Teta PLL do SRF-PLL com a mudança fase.	27
Figura 17 – Perturbação na frequência da rede.	27
Figura 18 – Tensão v_q do SRF-PLL com a variação da frequência.	28
Figura 19 – Teta PLL do SRF-PLL com a variação da frequência.	28
Figura 20 – Perturbação na amplitude da rede.	29
Figura 21 – Teta PLL do SRF-PLL com a variação da amplitude.	29
Figura 22 – DSOGI-PLL.	30
Figura 23 – Bloco SOGI-QGS.	30
Figura 24 – Bloco PSE.	31
Figura 25 – Tensões v_d e v_q do DSOGI-PLL.	31
Figura 26 – Teta PLL do DSOGI-PLL.	32
Figura 27 – Tensão v_q do DSOGI-PLL com a mudança de fase.	32
Figura 28 – Teta PLL do DSOGI-PLL (início da perturbação).	33
Figura 29 – Teta PLL do DSOGI-PLL (ao se igualar ao Teta E).	33
Figura 30 – Tensão v_q do DSOGI-PLL com a variação da frequência.	34
Figura 31 – Teta PLL do DSOGI-PLL com a variação da frequência.	34
Figura 32 – Teta PLL do DSOGI-PLL com a variação da amplitude.	35
Figura 33 – pPLL.	36
Figura 34 – Variável p' do pPLL.	36
Figura 35 – Teta PLL do pPLL.	37
Figura 36 – Variável p' do pPLL com a mudança de fase.	37
Figura 37 – Teta PLL do pPLL com a mudança de fase.	38
Figura 38 – Variável p' do pPLL com a variação de frequência.	38
Figura 39 – Teta PLL do pPLL com a variação de frequência.	39

Figura 40 – Teta PLL do pPLL com a variação de amplitude.	39
Figura 41 – Sincronismo entre o inversor trifásico e a rede.	43
Figura 42 – Corrente trifásica de saída do conversor.	44
Figura 43 – Corrente i_q	44
Figura 44 – Corrente trifásica de saída do conversor.	45
Figura 45 – Corrente i_q	45
Figura 46 – Tensões v_α e v_β	46
Figura 47 – Teta PLL e teta real.	47
Figura 48 – Tensão v_a da rede.	47
Figura 49 – Tensões v_d e v_q	48

Sumário

1	INTRODUÇÃO	10
1.1	Justificativa	11
1.2	Problema	11
1.3	Objetivos	11
1.4	Estrutura do trabalho	12
2	MATERIAIS E MÉTODOS	13
2.1	Levantamento bibliográfico	13
2.2	Simulação	13
2.3	Implementação	13
2.4	Experimentação	14
3	REVISÃO BIBLIOGRÁFICA	15
3.1	Sincronismo com a rede elétrica	15
3.2	<i>Phase-locked loop</i>	15
3.2.1	SRF-PLL	16
3.2.2	Versões do PLL	17
3.3	Estado da arte	18
4	SIMULAÇÃO E IMPLEMENTAÇÃO DOS CIRCUITOS DE DETECÇÃO DE FASE	19
4.1	Simulações do SRF-PLL no MATLAB	19
4.1.1	PLL Trifásico	19
4.1.2	PLL Monofásico	22
4.2	Simulações no SIMULINK	23
4.2.1	SRF-PLL	23
4.2.2	DSOGI-PLL	29
4.2.3	pPLL	35
4.2.4	Análise e comparação	39
4.3	Implementação	40
4.4	Sincronismo com a rede	43
4.5	Resultados experimentais	46
5	CONCLUSÃO	49
5.1	Resultados	49
5.2	Considerações e limitações	49
5.3	Trabalhos futuros	50
	REFERÊNCIAS	51

1 Introdução

A demanda por geração de energia limpa e sustentável, como eólica e fotovoltaica, vem crescendo a partir das preocupações ambientais sobre o aquecimento global e os efeitos nocivos das emissões de carbono no meio ambiente (PATEL, 2006). Assim, surgiu o conceito de geração distribuída (GD) de energia elétrica, que consiste em geradores distribuídos de menor porte conectados às linhas de distribuição. São denominados de menor porte por serem geradores de menos de 10 MW. Outra característica da GD é o fato de serem instalados próximos das unidades consumidoras (DUGAN et al., 2002).

No Brasil, a Agência Nacional de Energia Elétrica (ANEEL) criou, em 2012, o Sistema de Compensação de Energia Elétrica. Dessa forma, o consumidor brasileiro pode gerar energia elétrica para seu próprio consumo a partir de fontes renováveis e, inclusive, fornecer o excedente para a rede de distribuição de sua localidade (ANEEL, 2016).

Entretanto, para que o consumidor possa fornecer esse excedente, o mesmo deve seguir os Procedimentos de Distribuição (PRODIST) elaborados pela ANEEL. Os PRODIST são documentos que normatizam e padronizam as atividades técnicas relacionadas ao funcionamento e desempenho dos sistemas de distribuição de energia elétrica (ANEEL, 2016). O módulo 3 do PRODIST está relacionado com o acesso ao sistema de distribuição, ou seja, a correta forma de conexão com a rede elétrica, que será o foco deste trabalho.

Um obstáculo que se tem na geração de energia renovável, como eólica e fotovoltaica, é a qualidade da energia, uma vez que essas fontes de energia dependem diretamente de fatores meteorológicos, que podem ocasionar interrupções de fornecimento de energia elétrica, afundamentos de tensão, elevação de tensão, transitórios de chaveamentos, distorções de forma de onda, entre outros. O termo qualidade de energia pode ser mensurada pelas análises das ocorrências dessas condições citadas acima (NOGUEIRA, 2011).

Em sistemas de geração conectados à rede elétrica, para alcançar um bom desempenho de controle é essencial obter informações sobre a rede, que geralmente é estimado por um circuito de detecção de fase (PLL). Uma vez que estratégias de controle de corrente e tensão são necessárias, além do algoritmo PLL, para obter alta capacidade e adaptabilidade em condições não ideais, é preferível um PLL com estimativa correta e menos sensores para diminuir os custos do sistema de geração (WU; ZHANG; DUAN, 2015).

Na área de geração de energia elétrica, principalmente em circuitos de baixa potência, uma das maiores dificuldades durante o desenvolvimento de novos conversores de energia está relacionada com a correta conexão dos conversores na rede elétrica, visto que durante qualquer erro neste processo poderá ocasionar a destruição do mesmo. Além disso, parâmetros elétricos como a amplitude das tensões, a frequência e o ângulo de fase devem ser iguais em ambos os sistemas (TSENG; HUANG; CHANG, 2011).

Um dos principais métodos de sincronismo entre sistemas de corrente alternada é o

phase-locked loop (PLL). A função do PLL é determinar o ângulo de fase e a frequência da rede no qual o equipamento está inserido. Este algoritmo é amplamente utilizado em eletrônica de potência, tanto na forma de hardware quanto de software embarcado (BRASIL, 2013).

1.1 Justificativa

De acordo com o boletim mensal de energia, elaborado pelo Ministério de Minas e Energia (MME), a demanda por energia no Brasil está crescendo. Com esse crescimento, é necessário construir, por exemplo, novas hidrelétricas. Contudo, o número de rios com características que permitam a construção de uma nova usina hidrelétrica, como o volume ideal de água e desníveis em seu percurso, está se tornando escasso no país.

Esta pesquisa justifica-se pela necessidade de buscar formas de geração de energia sustentável que sejam simples, isto é, com menos sensores e de baixo custo, viabilizando assim a implantação em larga escala do sistema. Para isso, deve-se buscar meios de diminuir os custos da implementação dos geradores, para que beneficie a relação custo/benefício.

1.2 Problema

Vários métodos de sincronismo são propostos na literatura técnica sobre o tema, como o uso de sincroscópio, lâmpadas de sincronismo, *zero crossing* e PLL (CORBELINO, 2012). Entretanto, muitos desses métodos têm um custo elevado, ficando inviável a produção em larga escala devido à relação custo/benefício que ficará prejudicada.

A seguinte questão constitui o problema desta pesquisa: Como desenvolver uma forma de sincronização simples e barata, de forma a tornar viável a implantação de um gerador de energia renovável como um sistema de geração distribuída?

1.3 Objetivos

Para responder ao problema proposto, o trabalho tem como objetivo a simulação e a programação dos principais circuitos PLL de forma a encontrar uma maneira simples, segura e de baixo custo para a execução em um DSP, a fim de realizar o sincronismo entre um gerador eólico e a rede de distribuição.

Também, objetivam-se mais especificamente:

1. Simulação e comparação dos circuitos PLLs;
2. Implementação do algoritmo PLL em um DSP;
3. Validação experimental.

1.4 Estrutura do trabalho

O presente trabalho está estruturado em 5 capítulos, onde são citados e apresentados abaixo:

- A contextualização do problema, justificativa e objetivos do trabalho são apresentados no capítulo 1.
- O capítulo 2 trata dos procedimentos metodológicos através dos quais este trabalho se desenvolve.
- No capítulo 3 é apresentado a fundamentação teórica, ou seja, os principais conceitos referente ao sincronismo de geradores com a rede elétrica. E também é apresentado os principais trabalhos e artigos relacionados à esse tema.
- O capítulo 4 expõe o desenvolvimento do trabalho, que contém as simulações e resultados experimentais obtidos.
- Finalmente, no capítulo 5 são apresentadas as conclusões e considerações finais, principais contribuições e limitações do trabalho.

2 Materiais e métodos

Para realizar o trabalho foram propostos os seguintes procedimentos metodológicos, organizados nas seguintes etapas.

2.1 Levantamento bibliográfico

Reuniu e estudou-se os principais trabalhos sobre geração distribuída e sincronismo de geradores com a rede elétrica, especialmente aqueles que usam técnicas de sincronismo que se relacionam com o foco do trabalho.

2.2 Simulação

Utilizou-se a ferramenta MATLAB R2014a (MathWorks), versão 8.3, para simular a rede trifásica, em sua forma ideal, ou seja, com senoides perfeitas. Na mesma ferramenta, por meio do PLL trifásico e monofásico, implementados a partir do SRF-PLL, conseguiu-se determinar o ângulo de fase e a frequência da rede de forma eficiente.

Na sequência, utilizou-se a ferramenta de modelagem SIMULINK R2014a (MathWorks), versão 8.3, para modelar o PLL trifásico baseado no SRF-PLL. Também foram modelados dois outros PLLs distintos, DSOGI-PLL e pPLL, para que fosse possível fazer uma comparação, entre os demais, em termos de eficiência em detectar o ângulo de fase de tensão da rede.

Também foram simulados distúrbios na rede trifásica, como mudança de fase e variação de frequência, de modo que analisou-se o comportamento dos PLLs em ambientes onde a rede não é ideal.

2.3 Implementação

Colocou-se em execução o algoritmos de sincronismo na plataforma do DSP, um microcontrolador TMS320F28335 Delfino, da Texas Instruments, através do ambiente de desenvolvimento integrado (IDE) Code Composer Studio, versão 6.1.0, utilizando a linguagem C.

A placa do microcontrolador foi conectada ao notebook por meio de um cabo USB, e os códigos dos PLLs foram carregados na placa através da IDE Code Composer Studio.

Comparou-se os algoritmos dos três PLLs em termos de complexidade na implementação, de modo a observar qual se mostrou mais simples ao ser implementado e qual se mostrou mais complexo em sua programação.

2.4 Experimentação

A partir da IDE Code Composer, foram obtidos os resultados experimentais em um recurso gráfico da própria IDE que se comunica em tempo real com o microcontrolador.

Esses resultados foram analisados e comparados com os resultados das simulações e, com essa comparação, concluiu-se que os algoritmos PLLs executaram de maneira correta no microcontrolador.

3 Revisão bibliográfica

O principal objetivo deste capítulo é apresentar a fundamentação teórica com seus principais conceitos referente ao sincronismo de geradores à rede elétrica. Esse capítulo também reúne artigos e trabalhos que se relacionam ao tema.

3.1 Sincronismo com a rede elétrica

Na maioria dos equipamentos eletrônicos conectados à rede elétrica é utilizado o PLL para obter uma sincronização precisa com a rede. O algoritmo de sincronismo deve estar apto a lidar com o ambiente elétrico existente, como, harmônicos, quedas de tensão e distorções de forma de onda. Outro problema é a variação da frequência da rede. Em redes fortes, a variação da frequência é normalmente pequena, mas ocorre em grande escala em redes autônomas. Além disso, a sincronização deve lidar com a medição de ruídos (SVENSSON, 2001).

Para que os geradores possam ser conectados com a rede elétrica sem que ocorram danos aos geradores e aos equipamentos ligados à rede, alguns parâmetros devem ser ajustados. Frequência, defasagem entre as tensões, amplitude de tensão e sequência de fases devem ser iguais entre o gerador e à rede (LORA; HADDAD, 2006).

Portanto, a falta de sincronismo entre esses parâmetros pode acarretar vários problemas. Assim, quando há a diferença entre as amplitudes das tensões, o sistema que apresentar a maior amplitude fornecerá potência reativa para o outro sistema. A defasagem de ângulo entre as tensões determina a direção e o módulo do fluxo de potência ativa entre o gerador e a rede. E a diferença entre as frequências impede que as tensões se mantenham em fase, impedindo assim a conexão entre os mesmos (CORBELINO, 2012).

Conseqüentemente, o ajuste desses parâmetros é um fator de suma importância para que a conexão dos dispositivos na rede elétrica ocorra de forma correta, em razão que o incorreto sincronismo pode ocasionar a destruição desses dispositivos. Assim, o módulo 3 PRODIST tem o objetivo de estabelecer as condições de acesso, compreendendo a conexão e o uso, ao sistema de distribuição (ANEEL, 2016).

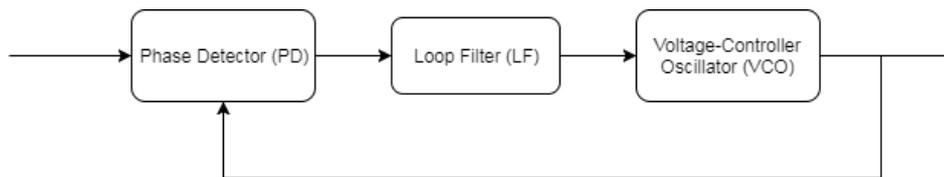
Esse módulo define os critérios técnicos e operacionais, os requisitos de projeto, as informações, os dados e a implementação da conexão, aplicando-se aos novos acessantes bem como aos existentes (ANEEL, 2016).

3.2 *Phase-locked loop*

PLL quando utilizado na rede conectado em sistemas de condicionamento age como um sistema de controle de retroalimentação em malha fechada, sincronizando o sinal de saída em fase e em frequência com a componente fundamental do sinal de entrada (NAYAK; GURUNATH; RAJASEKAR, 2016).

A estrutura básica do PLL contém três blocos principais, como mostrado na figura 1: detector de fase (PD), filtro passa-baixa (LF) e oscilador controlado por tensão (VCO). Geralmente, o bloco PD é um multiplicador senoidal que gera o erro de sinal entre as fases das ondas do sinal de entrada e saída, ou seja, ele é responsável por detectar a diferença de fase entre as duas ondas. O bloco LF é apresentado como um filtro passa-baixa e, geralmente, um controlador proporcional integral (PI) é empregado a essa função e o bloco VCO gera uma frequência de saída em função da tensão de entrada gerada pelo filtro LF. A diferença básica entre todos os PLLs é o método de detecção de fase (PD) (BRASIL, 2013).

Figura 1 – Estrutura básica do PLL.



Fonte: (BRASIL, 2013).

3.2.1 SRF-PLL

A técnica do PLL prova ser eficiente e fácil de ser empregada em problemas relacionados com o rastreamento de sinal. Para aplicações em sistemas de energia, a estrutura básica de PLL pode ser derivada do PLL com quadro de referência síncrona (SRF-PLL), que apresenta um curto período de bloqueio e uma saída muito precisa (erro de estado estável) se a tensão rastreada for idealmente senoidal (WANG; LI, 2011).

No SRF-PLL, as tensões trifásicas da rede (v_a , v_b e v_c), expressas na equação 3.1, são transformadas sob os eixos ortogonais de referência síncrona como v_d e v_q e, em seguida, seu ângulo de fase é estimado por alimentação e regulando v_q como zero, forçando assim, que a referência seja bloqueada para o ângulo de fase da tensão da rede (LIU et al., 2015).

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \begin{bmatrix} \sin(\omega_o t + 0) \\ \sin(\omega_o t - \frac{2\pi}{3}) \\ \sin(\omega_o t + \frac{2\pi}{3}) \end{bmatrix} \quad (3.1)$$

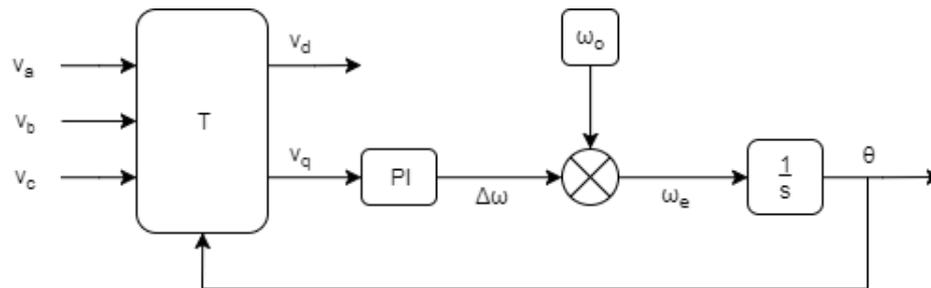
A função de transferência T é a combinação das transformações de Clarke e Park, que relacionam v_a , v_b e v_c com v_d e v_q através da equação 3.2 e é definida na equação 3.3 (SADEQUE; HOSSAIN, 2016).

$$\begin{bmatrix} v_q \\ v_d \end{bmatrix} = [T] \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.2)$$

$$T = \frac{2}{3} \begin{bmatrix} \cos(\theta) & \cos(\theta - \frac{2\pi}{3}) & \cos(\theta + \frac{2\pi}{3}) \\ -\sin(\theta) & -\sin(\theta - \frac{2\pi}{3}) & -\sin(\theta + \frac{2\pi}{3}) \end{bmatrix} \quad (3.3)$$

A figura 2 representa o diagrama de blocos da estrutura convencional do SRF-PLL, onde ω_o é o valor nominal da frequência fundamental da tensão da rede, $\Delta\omega$ é o desvio de frequência fundamental em relação ao seu valor nominal e ω_e é o valor estimado da frequência fundamental da tensão da rede. Eventualmente, ω_e torna-se igual à frequência fundamental da tensão da rede no estado estacionário. O valor de v_q é regulado para zero e o ângulo de fase da tensão da rede, θ , é estimado (SADEQUE; HOSSAIN, 2016).

Figura 2 – Estrutura convencional do SRF-PLL.



Fonte: (SADEQUE; HOSSAIN, 2016).

No entanto, quando a tensão da rede é desequilibrada e/ou poluída por harmônicos, surgem erros oscilatórios na saída PLL. Embora esse erro possa ser reduzido limitando a largura de banda do PLL, ele afeta negativamente o desempenho dinâmico do PLL, o que posteriormente deteriora o desempenho da geração distribuída sob transitórios da rede (WANG; LI, 2011).

3.2.2 Versões do PLL

Portanto, em condições não ideais, o efeito dos harmônicos de alta ordem podem reduzir a velocidade de resposta do PLL, de forma a tornar seu desempenho inaceitável. Para superar este problema, muitas versões foram apresentadas e algumas delas são citadas abaixo (GOWRIBANU; ANBUMALAR, 2016):

- *Double second order generalized integrator PLL* (DSOGI-PLL) foi realizado usando uma estrutura $\alpha\beta$ para obter o componente de sequência positiva fundamental usando um filtro de entalhe adaptativo.
- *Enhanced PLL* (EPLL) possui uma capacidade de filtragem perfeita, mas uma velocidade de resposta relativamente baixa.
- *Decoupled double synchronous reference frame PLL* (DDSRF-PLL) é usado para detectar componentes de sequência positiva e negativa.
- *Multiple complex coeficiente filter PLL* (MCCF-PLL) pode distinguir as sequências positivas e negativas para a mesma frequência.
- *Delayed sequence cancellation PLL* (DSC-PLL) atrasa o sinal de entrada em um quarto do período fundamental para produzir 90° de deslocamento de fase e os sinais atrasados

são adicionados aos de entrada para obter componentes fundamentais de sequência positivas.

- *Multiple reference frame PLL* (MRF-PLL) usa dois quadros de referência síncronos que rodam na mesma velocidade angular com direção oposta que elimina o efeito da tensão desequilibrada e ajuda a melhorar a capacidade de filtragem.
- Outra abordagem é o *generalized delayed sequence cancellation PLL* (GDSC-PLL) que é uma versão avançada do DSC, que contém a estrutura DSC de uma maneira em cascata que usa a estrutura $\alpha\beta$ para eliminar os harmônicos de ordem inferior. Para alcançar a estabilidade do sistema adequada, a largura de banda do *loop* aberto deve ser menor que $2\omega_n$.

3.3 Estado da arte

Como há várias maneiras de implementar o algoritmo do PLL, os autores, em seus trabalhos, utilizam diferentes abordagens para chegar ao objetivo de estabelecer um sincronismo com a rede elétrica, sem sofrer os efeitos dos harmônicos e quedas de tensão.

Nos trabalhos de (SAFAYET et al., 2013) e (SILVA et al., 2007) são apresentados algoritmos baseados no SRF-PLL, e o mesmo foi modificado para que o algoritmo tenha resultados satisfatórios em uma rede desbalanceada e poluída por harmônicos. (SAFAYET et al., 2013), em seu trabalho, demonstra uma técnica simples e robusta com o número mínimo de blocos em cascata para eliminar os efeitos de harmônicos e tensão desbalanceada. (SILVA et al., 2007) propõe um algoritmo que garante uma resposta transitória rápida, operação robusta sob interferência da rede e tolerância ao ruído. Sua estratégia não utiliza o controlador PI, o que melhora a resposta transitória e a precisão do sinal de saída.

Os autores (ESCOBAR et al., 2014) e (LIU et al., 2015) utilizam o SRF-PLL em sua forma convencional. Entretanto, para que seu desempenho se torne aceitável em redes não ideais, as tensões desequilibradas, com ou sem harmônicos, são convertidas em equilibradas. Em seguida, o SRF-PLL convencional pode ser aplicado para a estimativa de fase.

Para converter as tensões, (ESCOBAR et al., 2014) utiliza seu algoritmo desenvolvido em (ESCOBAR; HO; PETTERSSON, 2011), que foi capaz de fornecer um vetor de sinais senoidais equilibrados quase puros, representando o componente de sequência positiva do sinal de referência. Seu algoritmo é baseado na detecção da frequência fundamental. Já o trabalho de (LIU et al., 2015) aplica o processo de *zero-crossing* para tornar as tensões equilibradas e livre de ruídos.

Outras formas de obter a sincronização de geradores com a rede elétrica, considerando harmônicos e desequilíbrio das tensões, também são propostas na literatura. Os trabalhos de (MODESTO; SILVA; NOVOCHADLO, 2008) e (CORBELINO, 2012) utilizam o sistema PLL monofásico baseado na teoria da potência instantânea (teoria p-q). (LEE; CHA, 2014) e (WANG; LI, 2011) apresentam um DSC-PLL modificado e ambos obtiveram resultados satisfatórios em termos de desempenho.

4 Simulação e implementação dos circuitos de detecção de fase

Este capítulo trata da evolução do trabalho, onde são apresentados as simulações e resultados experimentais.

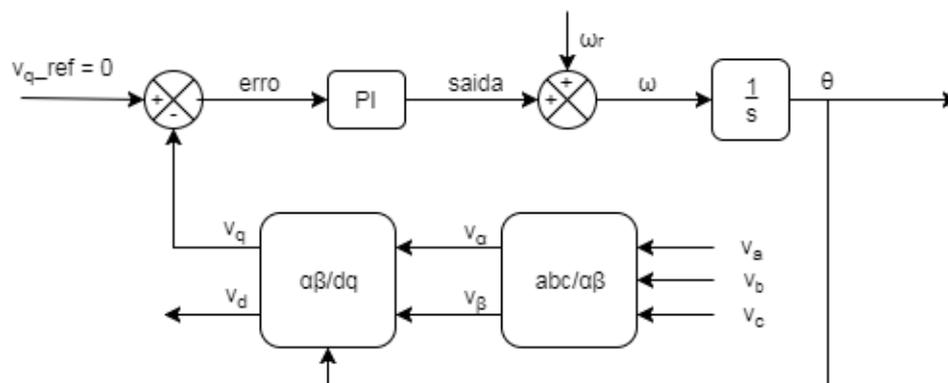
4.1 Simulações do SRF-PLL no MATLAB

As primeiras simulações foram realizadas utilizando a ferramenta MATLAB da MathWorks, ao qual pôde ser utilizado para gerar os gráficos que serão apresentados.

4.1.1 PLL Trifásico

Para realizar a implementação do PLL, neste trabalho, foi usado como base o SRF-PLL. Na figura 3 está representada a estrutura do PLL trifásico implementado.

Figura 3 – Estrutura do PLL Trifásico.



Fonte: elaborada pelo autor.

Foi implementado o código abaixo para representar a rede trifásica no MATLAB. A equação 3.2 foi utilizada, onde V_{max} é a tensão máxima na rede.

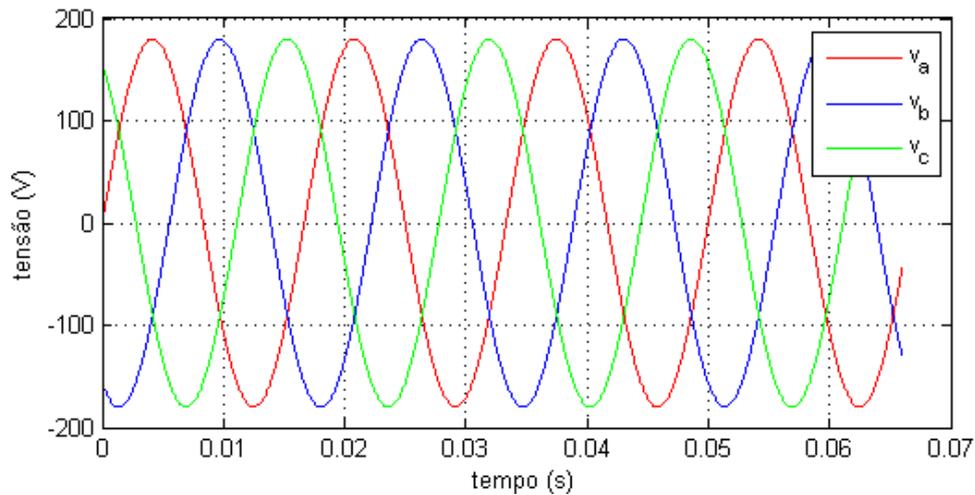
```

1  %Calculo tensoes trifasicas da rede
2  va=Vmax*sin ( wr*t + 0 );
3  vb=Vmax*sin ( wr*t - 2*pi/3 );
4  vc=Vmax*sin ( wr*t + 2*pi/3 );

```

Os valores de v_a , v_b e v_c são armazenados e assim é possível gerar o gráfico da rede trifásica representada pela figura 4.

Figura 4 – Tensões trifásicas da rede.



Fonte: elaborada pelo autor.

O sistema trifásico é convertido em um sistema de duas fases. Primeiro é convertido em um sistema de referência estacionário (α/β frame) usando a transformação Clark. Depois é convertido em um sistema de referência síncrona (d/q frame) usando a transformação Park.

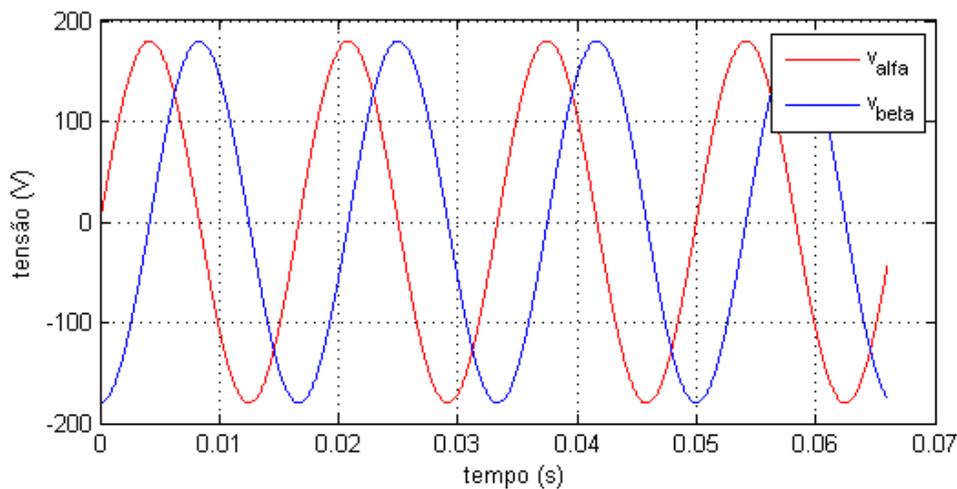
```

1   %Calculo de Valfa e Vbeta
2   valfa = 2/3*[1 -1/2 -1/2]*[va; vb; vc];
3   vbeta = 2/3*[0 sqrt(3)/2 -sqrt(3)/2]*[va; vb; vc];
4   %Calculo de Vd e Vq
5   vd = [cos(teta_pll) sin(teta_pll)]*[valfa; vbeta];
6   vq = [-sin(teta_pll) cos(teta_pll)]*[valfa; vbeta];

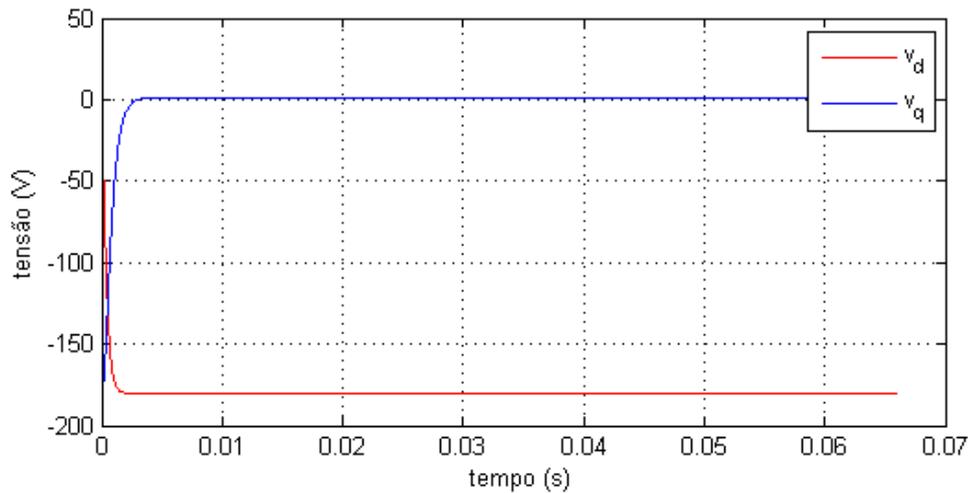
```

As tensões v_α e v_β estão representadas pela figura 5, e as tensões v_d e v_q estão representadas pela figura 6.

Figura 5 – Tensões Alfa Beta.



Fonte: elaborada pelo autor.

Figura 6 – Tensões v_d e v_q .

Fonte: elaborada pelo autor.

Com o valor de v_q calculado, pôde-se implementar o controlador PI, onde primeiramente calcula-se o erro da variável v_q , que deve ser controlada para permanecer em zero. Quando esse erro é diferente de zero, sabe-se que o ângulo θ da PLL não é igual ao real da tensão. Nessa condição, deve-se atuar nesse ângulo até que seu alinhamento seja aceitável e o erro seja zero.

Para calcular o erro, subtrai-se o valor referência de v_q , que nesse caso é zero, pelo valor medido de v_q . Para calcular a saída do bloco PI, é calculado o proporcional do erro e somado com a integral do erro.

A saída do bloco PI é somada com a frequência fundamental da tensão da rede, e esse valor é integrado para obter o valor do teta da PLL.

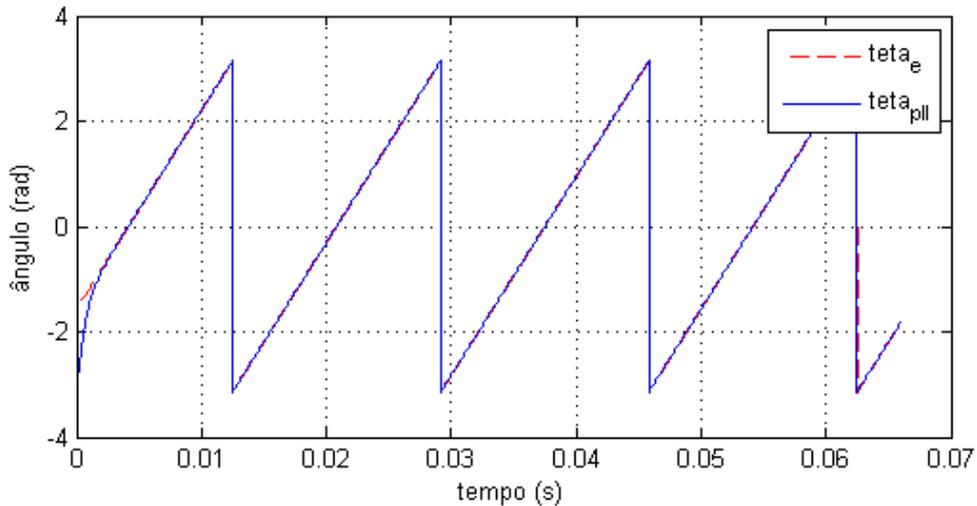
```

1  %PI da PLL
2  erro = vq_ref - vq;
3  soma = soma + (erro*passo);
4  integral = ki * soma;
5  saida = (kp * erro)+integral;
6
7  w = saida + wr;
8
9  soma2 = soma2 + (passo*w);
10 integral2 = 1 * soma2;
11 teta_pll = integral2;
12
13 adj = rem(teta_pll ,(2*pi)) - pi;
14
15 %calculo ideal da posicao do vetor tensao da rede
16 teta_e = atan2(vbeta , valfa);

```

A figura 7 apresenta o gráfico do teta ideal, representado em vermelho, e sobreposto a ele, o gráfico do teta medido, representado em azul. Como pode-se perceber nas simulações, o PLL conseguiu determinar o ângulo de tensão da rede de forma eficiente.

Figura 7 – Teta Medido e Teta Esperado.

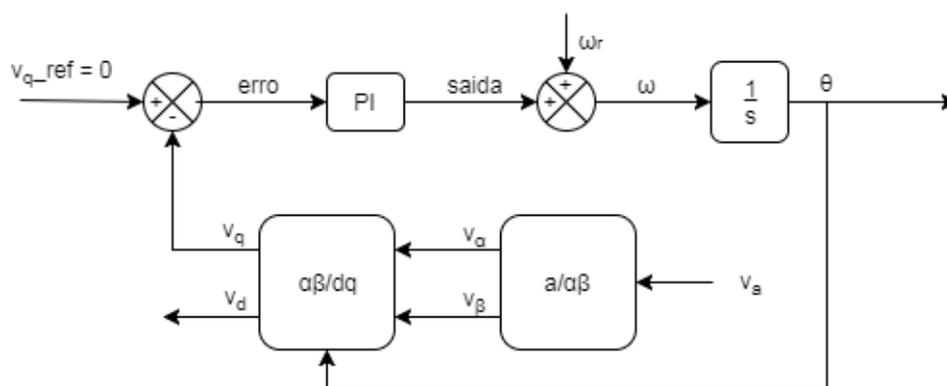


Fonte: elaborada pelo autor.

4.1.2 PLL Monofásico

Para implementar o PLL monofásico, usou-se a estratégia do PLL trifásico, em vista que a estrutura do PLL monofásico apenas se difere no bloco $a/\alpha\beta$, como pode ser observado na figura 8.

Figura 8 – Estrutura do PLL Monofásico.



Fonte: elaborada pelo autor.

Dessa forma, algumas considerações foram analisadas para realizar a transformação da tensão monofásica para o sistema de duas fases. Em termos de simulação, para gerar os valores das tensões v_α e v_β , os valores de v_a foram atribuídos a v_α e os valores de v_β foram calculados a partir do atraso em 90° da onda v_a . Como implementado no código abaixo.

```

1  %Calculo de Valfa e Vbeta
2  valfa = va;
3  vbeta = Vmax*sin(wr*t - pi/2);

```

Desse modo, os resultados de simulação do PLL monofásico foram satisfatórios assim como os resultados do PLL trifásico, exibidos na figura 7.

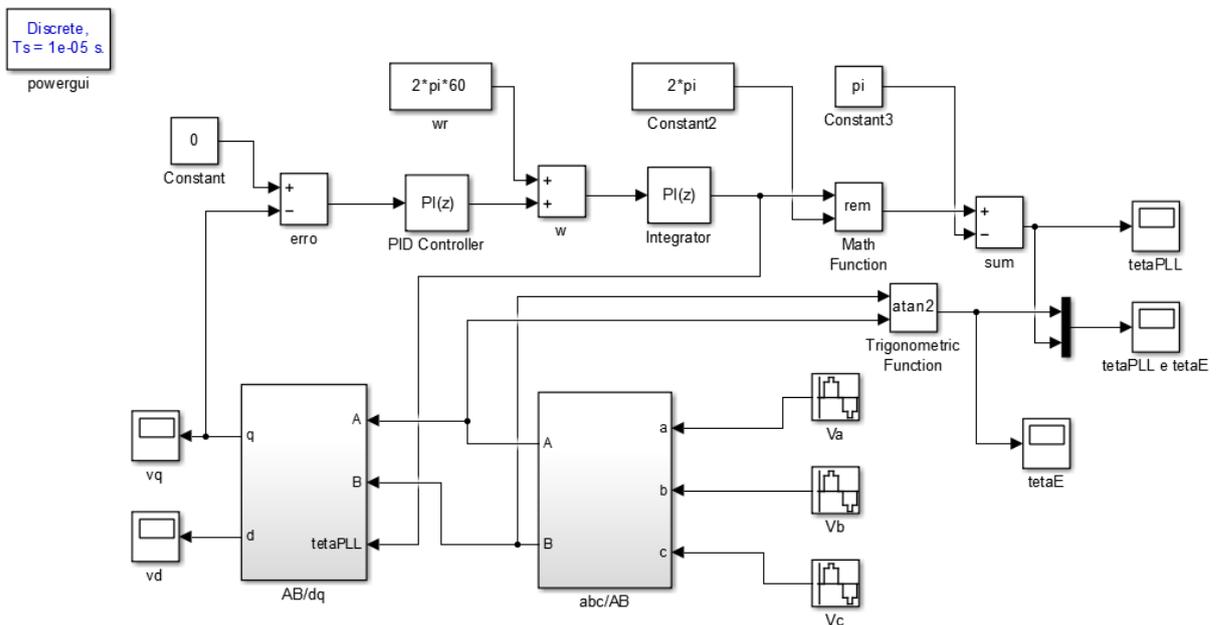
4.2 Simulações no SIMULINK

Foram realizadas, no SIMULINK, as simulações de três PLLs distintos (SRF-PLL, DSOGI-PLL e pPLL), a fim de obter a comparação, entre os mesmos, em termos de eficiência na detecção de fase da rede e simplicidade na implementação. Também foram simulados distúrbios na rede com o intuito de verificar como cada PLL reage à mudança de fase e variação da frequência e amplitude nas tensões da rede.

4.2.1 SRF-PLL

Foi implementado o PLL da seção 4.1.1, ao qual pode ser observado na imagem abaixo.

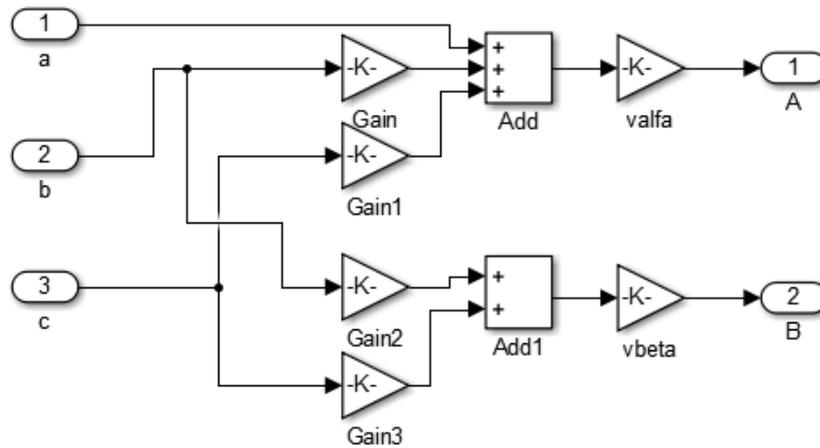
Figura 9 – SRF-PLL.



Fonte: elaborada pelo autor.

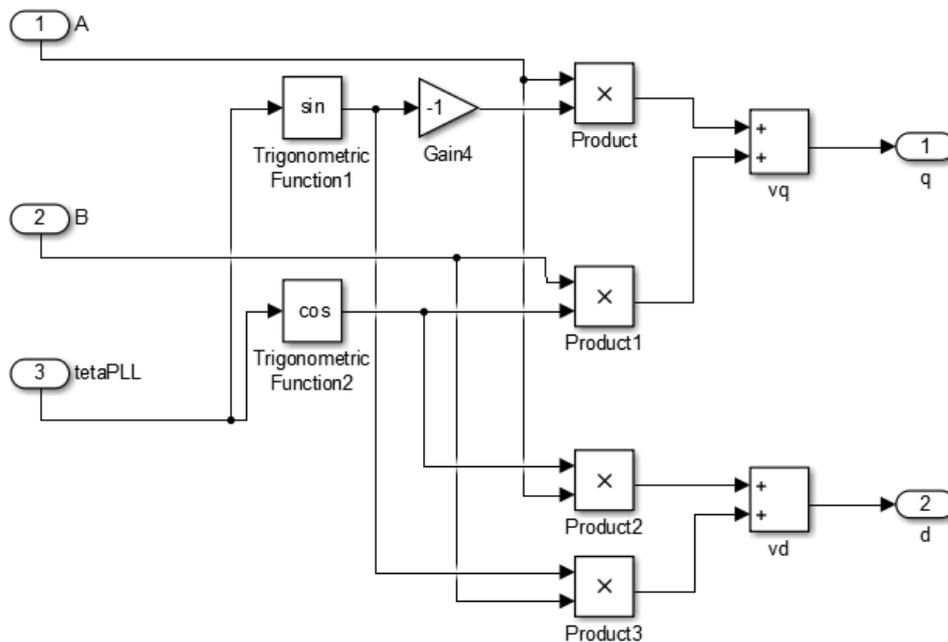
Onde os blocos *abc/AB* e *AB/dq*, que têm a função de converter o sistema trifásico em um sistema de duas fases, são apresentados a seguir.

Figura 10 – Bloco abc/AB.



Fonte: elaborada pelo autor.

Figura 11 – Bloco AB/dq.

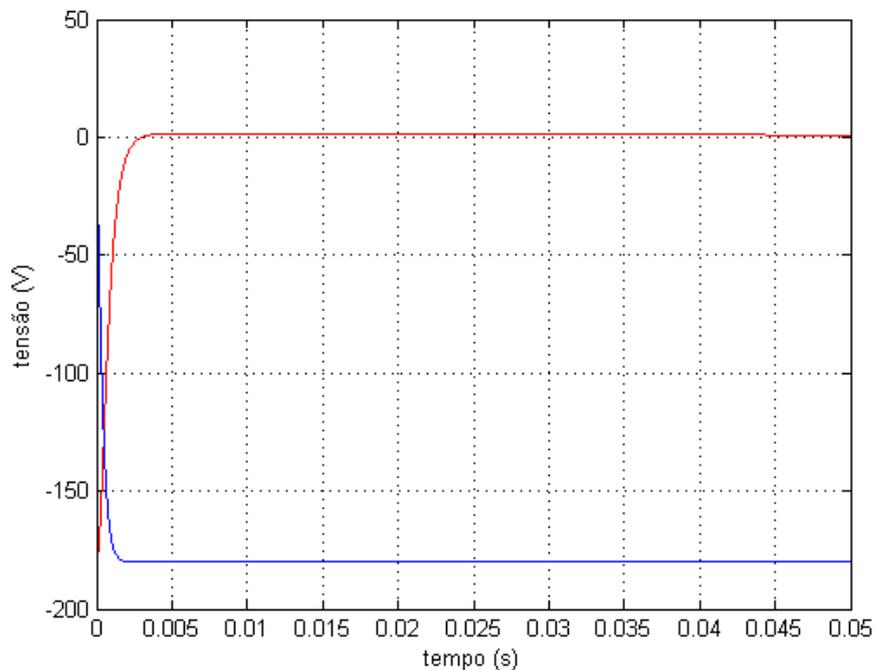


Fonte: elaborada pelo autor.

Primeiro foi executado o PLL com fontes de tensões ideais, ou seja, com senóides perfeitas. Dessa forma, obteve-se os seguintes resultados.

Foram coletados os valores de v_d e v_q , ao qual a figura a seguir representa em vermelho a tensão v_q e em azul a tensão v_d .

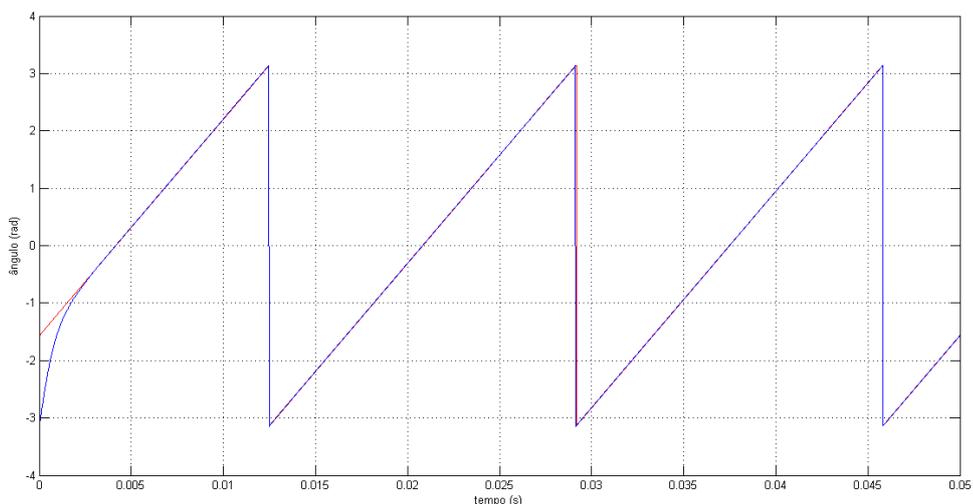
Figura 12 – Tensões v_d e v_q do SRF-PLL.



Fonte: elaborada pelo autor.

O SRF-PLL implementado orienta os valores de v_q em 0 e v_d em -180 para que se possa calcular o valor do ângulo de fase das tensões, representado na figura a seguir.

Figura 13 – Teta PLL do SRF-PLL.

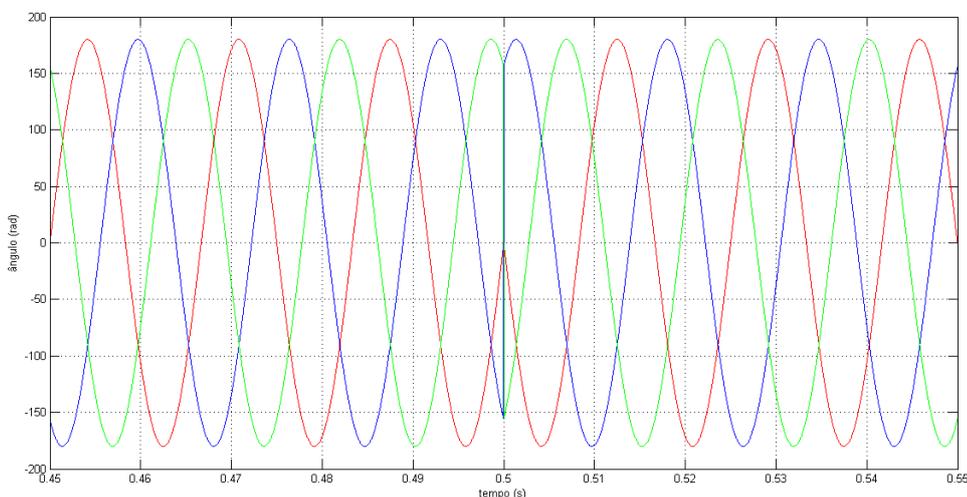


Fonte: elaborada pelo autor.

A figura 13 representa em vermelho o ângulo de tensão real da rede e em azul o ângulo calculado pelo SRF-PLL. Como pode ser observado, o SRF-PLL consegue determinar o ângulo em menos de meio ciclo, em torno de 3 ms.

Para observar o comportamento desse PLL em uma rede em condições não ideais, foi simulado uma fonte de tensão em que, no segundo 0.5, as fases das ondas invertem de 0 para 180, como pode ser observado na figura 14.

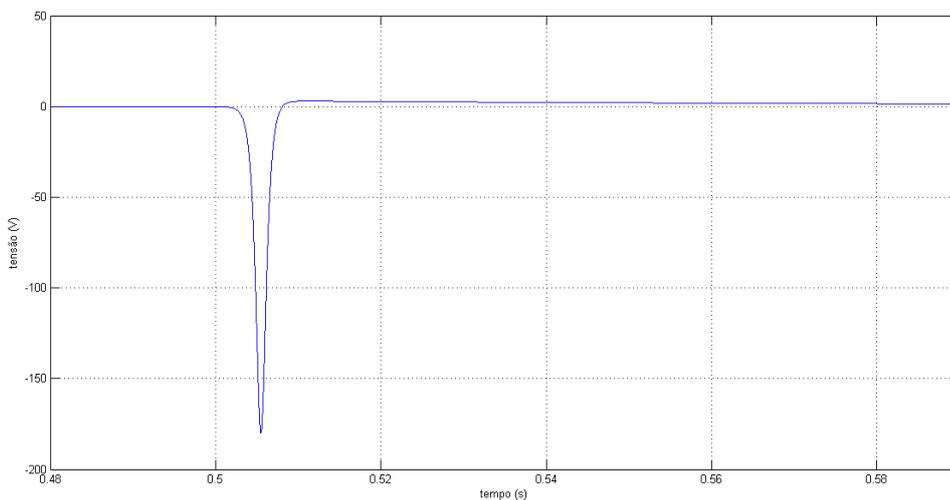
Figura 14 – Perturbação na fase da rede.



Fonte: elaborada pelo autor.

Com essa perturbação, como exibe na figura 15, o SRF-PLL consegue detectar essa perturbação nas tensões e corrigir o valor de v_q em menos de 20 ms.

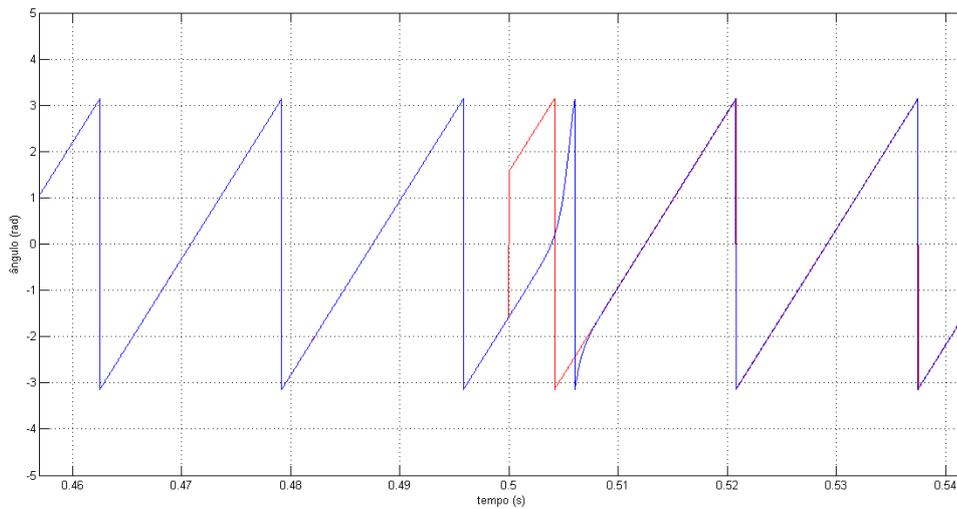
Figura 15 – Tensão v_q do SRF-PLL com a mudança de fase.



Fonte: elaborada pelo autor.

Dessa forma, o SRF-PLL levou um ciclo completo para rastrear novamente o ângulo de fase das tensões da rede, como pode ser observado na figura 16.

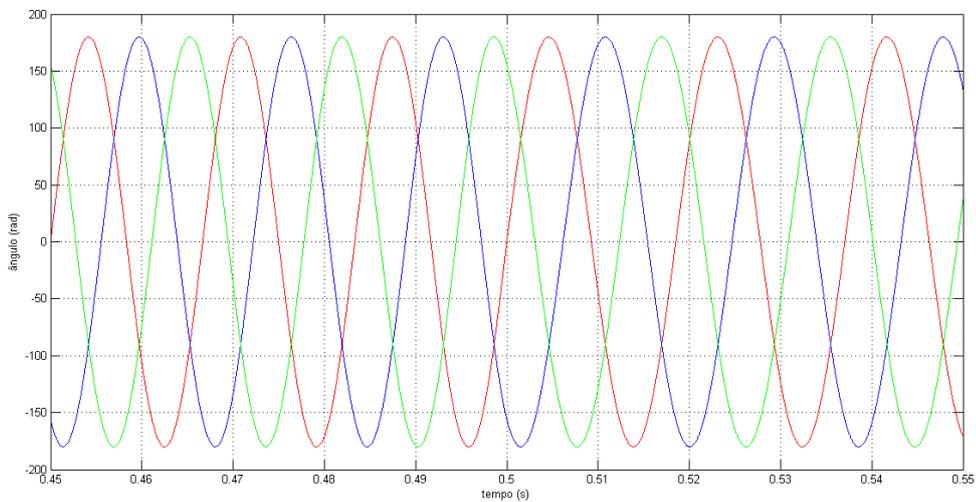
Figura 16 – Teta PLL do SRF-PLL com a mudança fase.



Fonte: elaborada pelo autor.

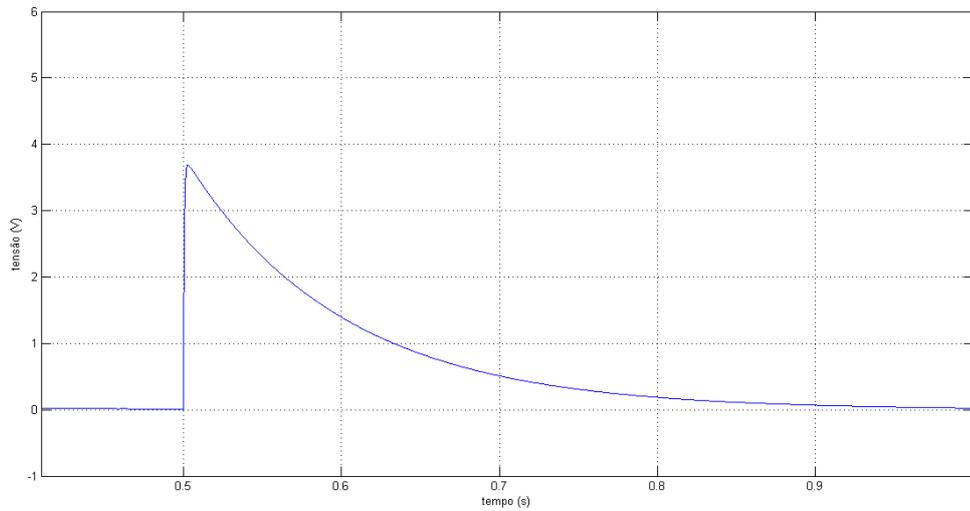
Também foi simulado variações na frequência da rede. Um degrau foi introduzido no segundo 0,5, onde a frequência fundamental do sinal de referência passou de 376,99 rad/s (60 Hz) para 339,29 rad/s (54 Hz), como exibido na figura 17.

Figura 17 – Perturbação na frequência da rede.



Fonte: elaborada pelo autor.

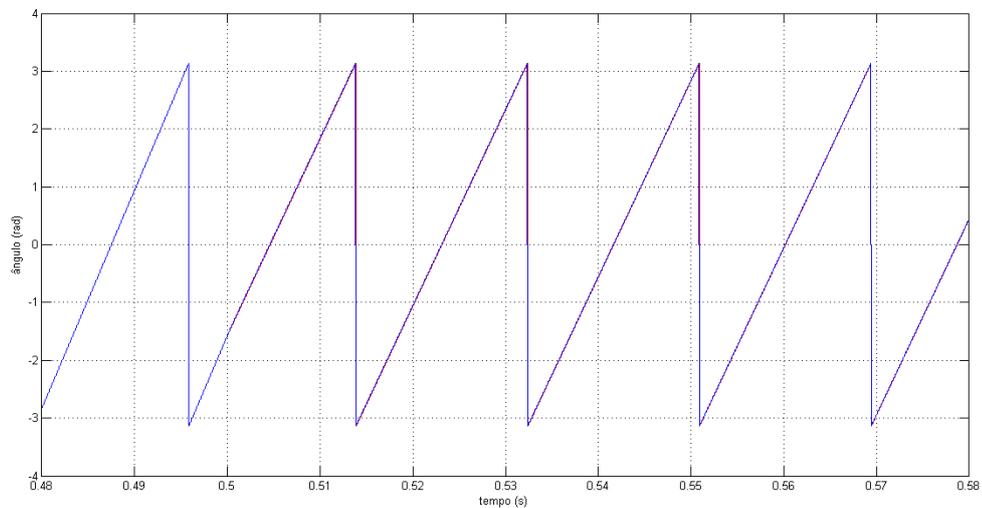
A figura 18 exibe o comportamento do valor de v_q , ao qual pode ser observado que o mesmo tem um pico de menos de 4 V e o SRF-PLL leva 0,4 segundos para ser corrigido em zero.

Figura 18 – Tensão v_q do SRF-PLL com a variação da frequência.

Fonte: elaborada pelo autor.

Com isso, há um pequeno erro entre o teta lido pelo SRF-PLL e o teta real da rede nos dois ciclos após a perturbação, ao qual pode ser observado na figura 19.

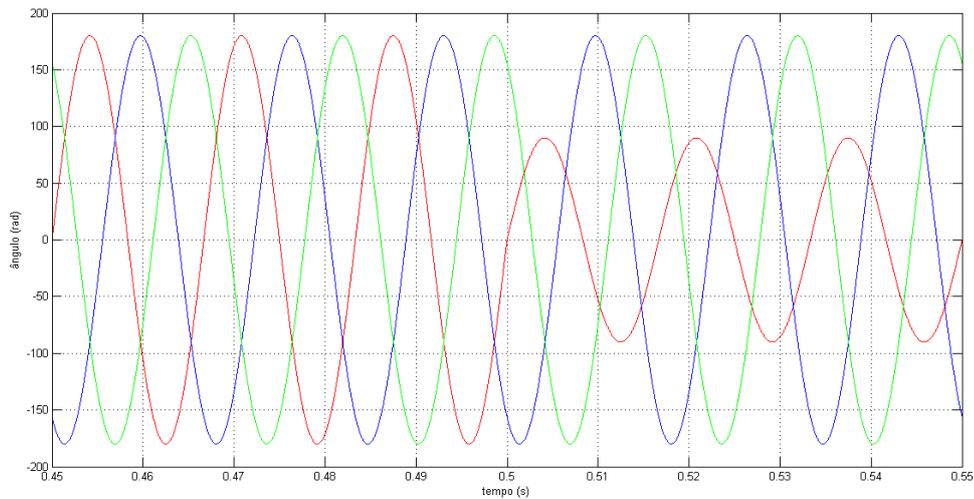
Figura 19 – Teta PLL do SRF-PLL com a variação da frequência.



Fonte: elaborada pelo autor.

Para simular o comportamento do SRF-PLL ao variar a amplitude da tensão da rede, foi inserido um degrau onde apenas o valor de v_a mudou de 180 V para 90 V, como exibe a figura 20.

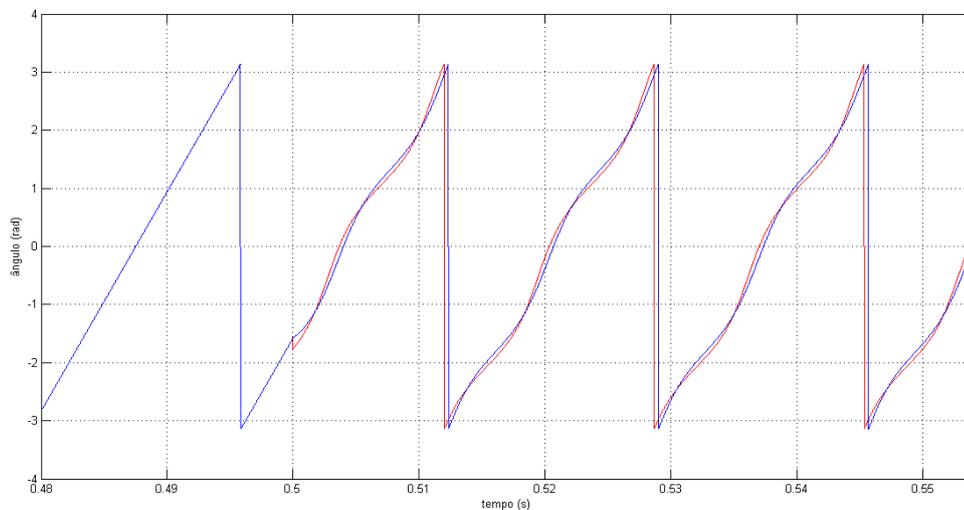
Figura 20 – Perturbação na amplitude da rede.



Fonte: elaborada pelo autor.

Pode ser observado na figura 21 que o SRF-PLL detecta a perturbação de imediato e rastreia o valor do ângulo de fase real de modo a assemelhar com seu formato de onda.

Figura 21 – Theta PLL do SRF-PLL com a variação da amplitude.



Fonte: elaborada pelo autor.

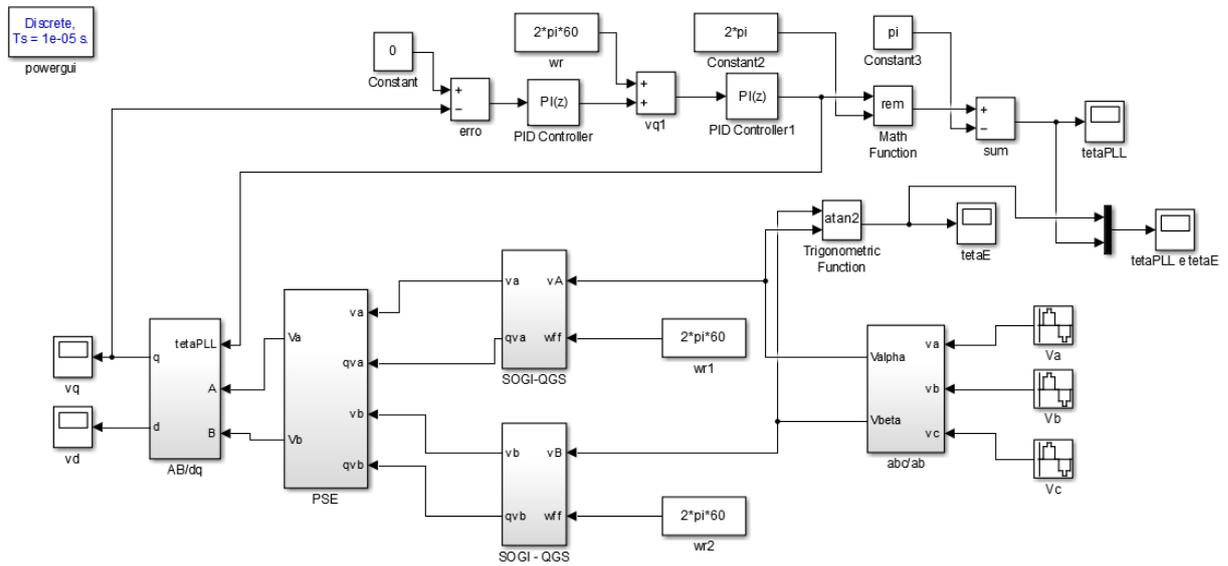
4.2.2 DSOGI-PLL

O segundo PLL implementado no SIMULINK para observar o comportamento do mesmo foi o *Double Second-Order Generalised Integrator* (DSOGI-PLL), conforme mostra a figura 22.

O princípio do DSOGI-PLL é usar um par de filtros adaptáveis baseados em SOGI para gerar os sinais em quadratura das tensões de quadro de referência estacionárias $\alpha\beta$. Estes sinais de quadratura são então passados para o bloco PSE (*Positive Sequence Extractor*) para fornecer os componentes de sequência positiva para estimativas de frequência e fase (GAO;

BARNES, 2016).

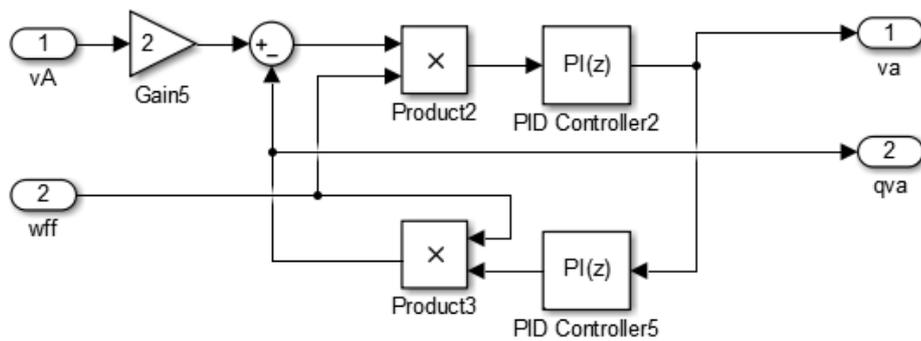
Figura 22 – DSOGI-PLL.



Fonte: elaborada pelo autor.

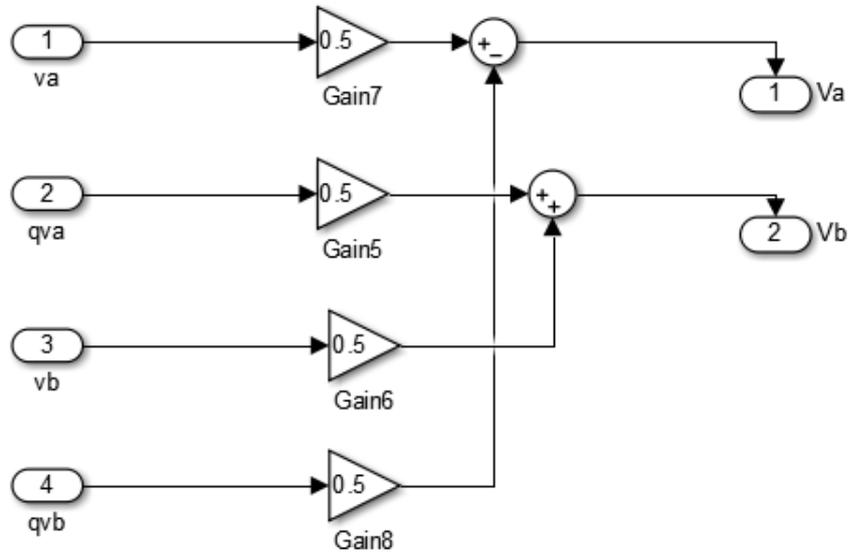
Nesse algoritmo, w_r é o valor nominal da frequência da rede que atua como uma variável de controle de avanço. No entanto, usando a constante w_r , o desempenho do SOGI-QSG será degradado se a frequência da grade for desviada da nominal. Os blocos SOGI-QGS e PSE são apresentados nas figuras 23 e 24.

Figura 23 – Bloco SOGI-QGS.



Fonte: elaborada pelo autor.

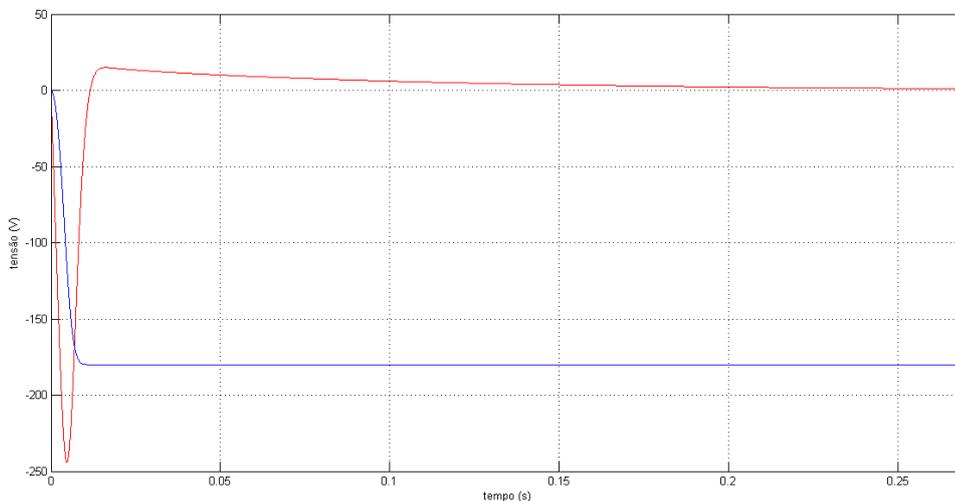
Figura 24 – Bloco PSE.



Fonte: elaborada pelo autor.

Foram coletados os valores de v_d e v_q com valores de tensão ideal, onde as senóides são perfeitas. A figura a seguir representa em vermelho a tensão v_q e em azul a tensão v_d .

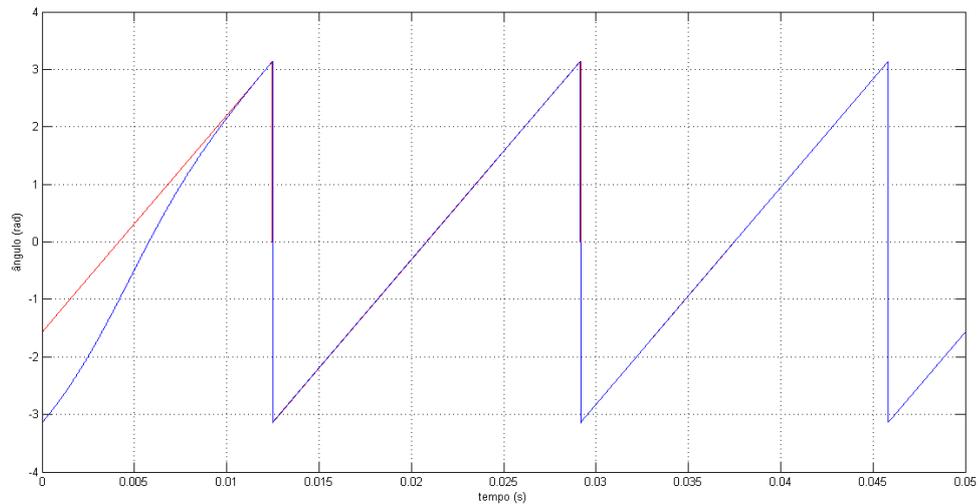
Figura 25 – Tensões v_d e v_q do DSOGI-PLL.



Fonte: elaborada pelo autor.

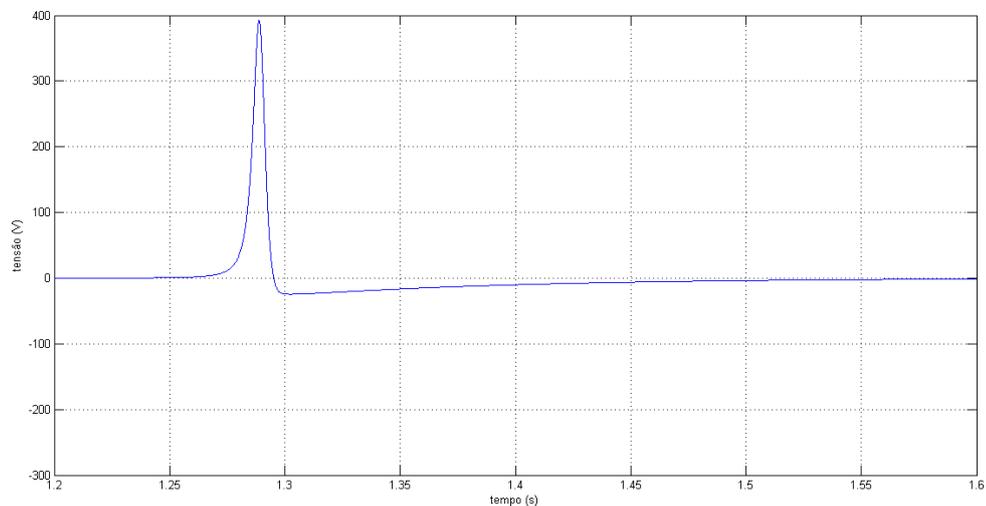
Observa-se que o valor de v_q leva 0.2 segundos para se estabilizar no valor controlado, que é zero. Por consequência, o DSOGI-PLL leva quase um ciclo para rastrear o valor do ângulo de fase, de modo que o ângulo calculado seja o mesmo que o desejado, ou seja, que seja o mesmo que o ângulo real da rede. A figura 26 apresenta, de vermelho, o teta real das tensões e, de azul, o teta calculado pelo DSOGI-PLL.

Figura 26 – Teta PLL do DSOGI-PLL.



Fonte: elaborada pelo autor.

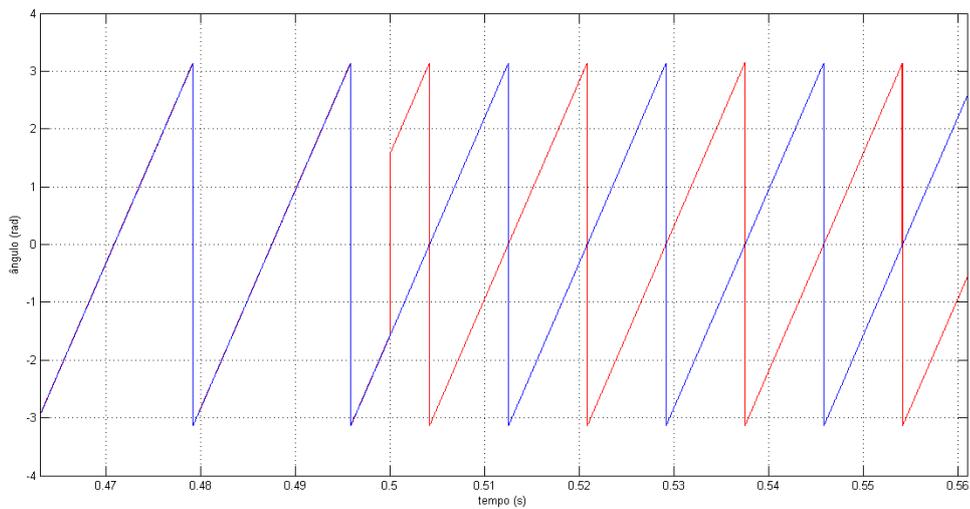
Ao inverter as fases das fontes de tensão no segundo 0,5, o DSOGI-PLL detecta essa perturbação somente após o segundo 1,25 e leva 1 segundo para corrigir o valor de v_q após a mudança de fase.

Figura 27 – Tensão v_q do DSOGI-PLL com a mudança de fase.

Fonte: elaborada pelo autor.

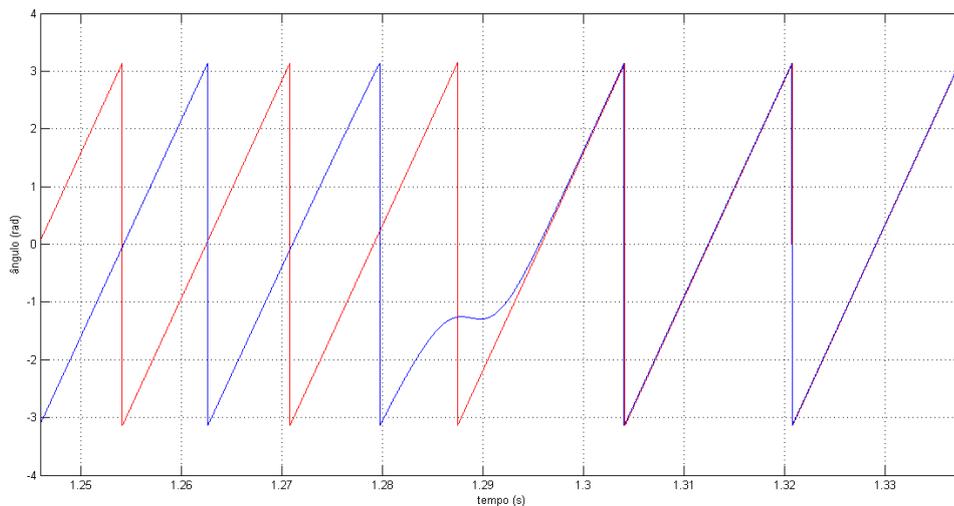
Com isso, o DSOGI-PLL deteve-se de 49 ciclos para que o mesmo pudesse calcular o teta de forma que ele fosse igual ao teta real da rede. A figura 28 exhibe o início da perturbação e a figura 29 exhibe quando o teta medido se iguala ao teta da rede.

Figura 28 – Teta PLL do DSOGI-PLL (início da perturbação).



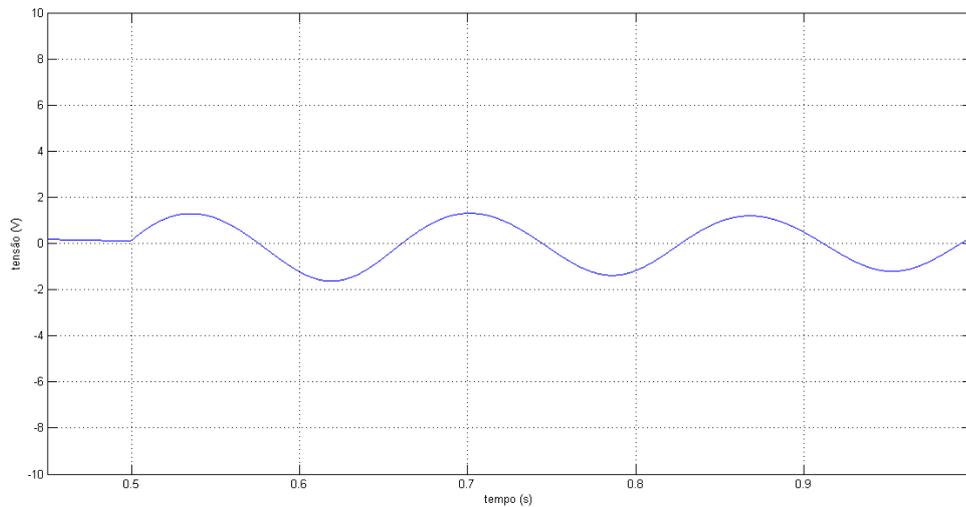
Fonte: elaborada pelo autor.

Figura 29 – Teta PLL do DSOGI-PLL (ao se igualar ao Teta E).



Fonte: elaborada pelo autor.

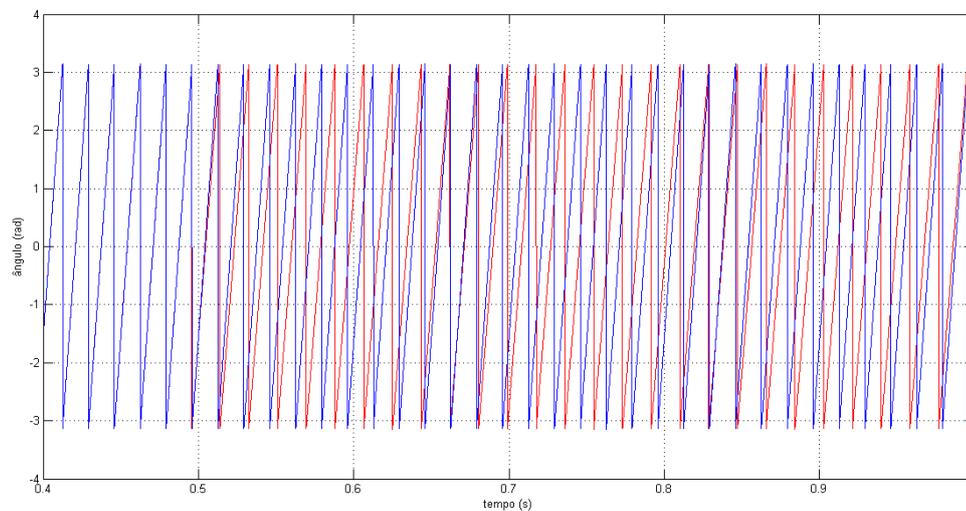
O DSOGI-PLL mostrou ser ineficiente no teste de variação de frequência. Como foi dito anteriormente, ao usar a constante w_r , que é o valor nominal da frequência da rede, o desempenho do SOGI-QSG será degradado se a frequência da grade for desviada da nominal. Dessa forma, ao variar a frequência da rede, o DSOGI-PLL não consegue corrigir o valor de v_q em zero. A figura 30 apresenta o comportamento de v_q , onde, após o distúrbio, o valor do mesmo oscila em torno de zero.

Figura 30 – Tensão v_q do DSOGI-PLL com a variação da frequência.

Fonte: elaborada pelo autor.

Como o DSOGI-PLL não consegue corrigir o valor de v_q , o ângulo teta da PLL não é igual ao real da tensão após a variação de frequência, como apresentado na 31.

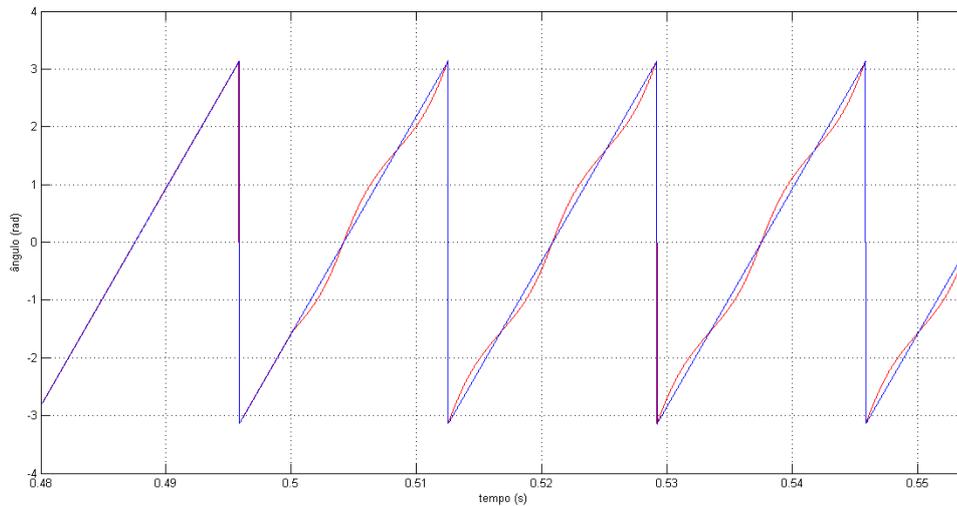
Figura 31 – Teta PLL do DSOGI-PLL com a variação da frequência.



Fonte: elaborada pelo autor.

Ao simular a variação de amplitude na tensão v_a , observou que o DSOGI-PLL não consegue detectar a perturbação, assim não corrigindo o ângulo de fase lido, como mostra a figura 32.

Figura 32 – Teta PLL do DSOGI-PLL com a variação da amplitude.



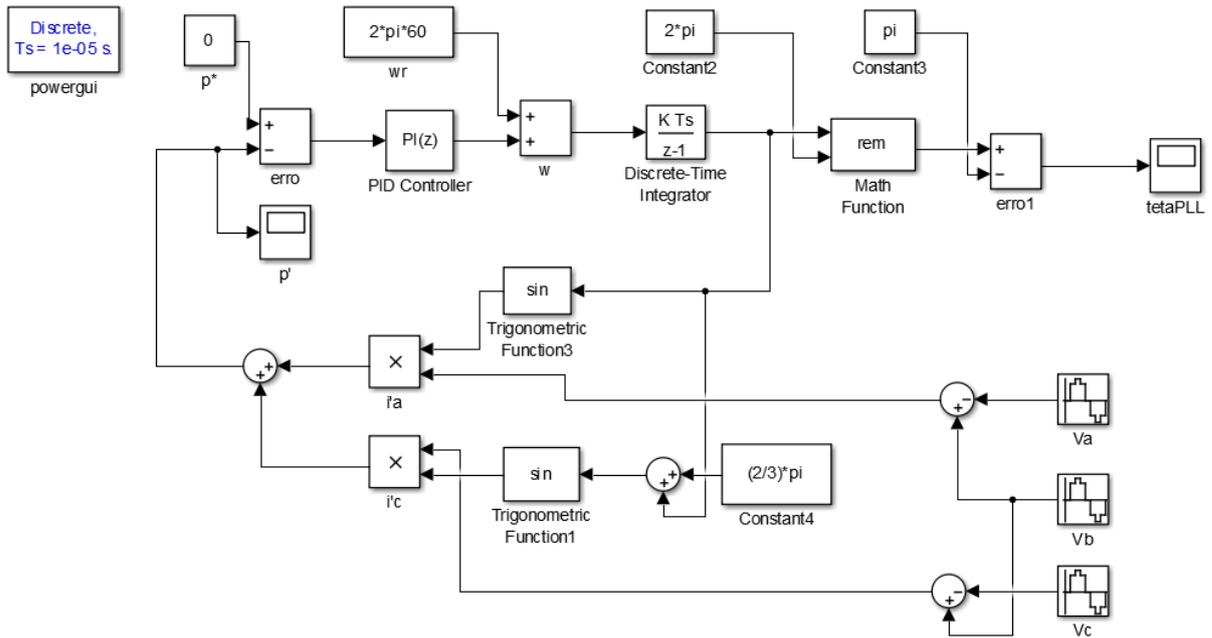
Fonte: elaborada pelo autor.

4.2.3 pPLL

O PLL trifásico baseado em potência (pPLL) é fundamentado na teoria de potência ativa instantânea para sistemas trifásicos, na qual seu princípio de operação consiste em cancelar o componente DC da potência instantânea fictícia p' . Isso significa que, quando o componente DC é igual à referência PLL ($p^* = 0$), as correntes i'_a e i'_c estarão em quadratura com os respectivos componentes fundamentais das tensões de entrada v_a e v_c (BACON; SILVA, 2015).

O pPLL foi implementado no simulink e é apresentado na figura 33.

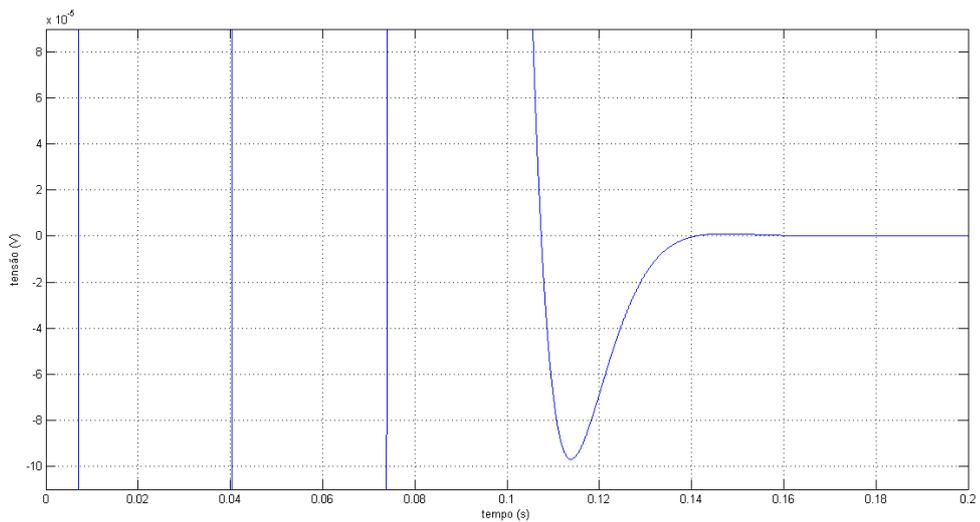
Figura 33 – pPLL.



Fonte: elaborada pelo autor.

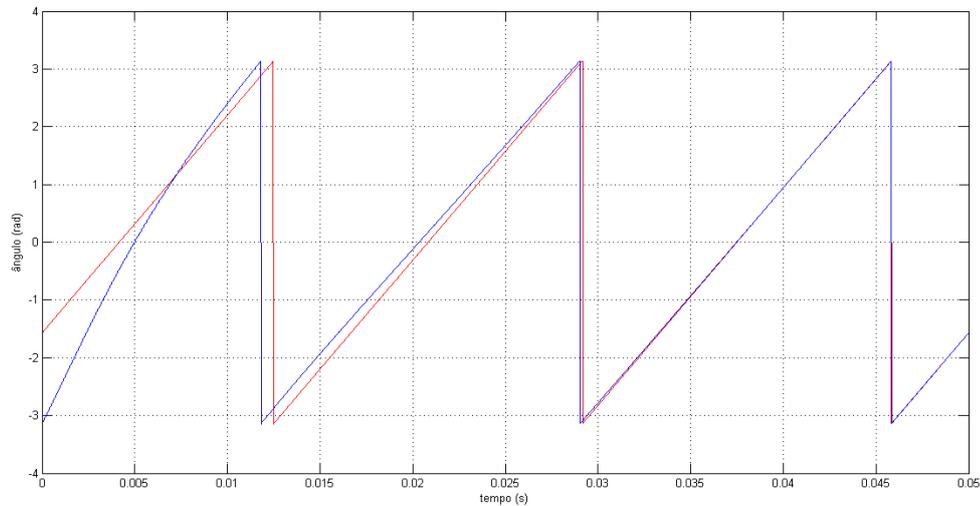
Ao realizar os testes, foi observado que para controlar a variável p' em zero, o pPLL levou 0.15 segundos, o que pode ser observado na figura 34. Já o teta calculado pelo pPLL leva um pouco mais de dois ciclos para se igualar com o teta real, como é exibido na figura 35.

Figura 34 – Variável p' do pPLL.



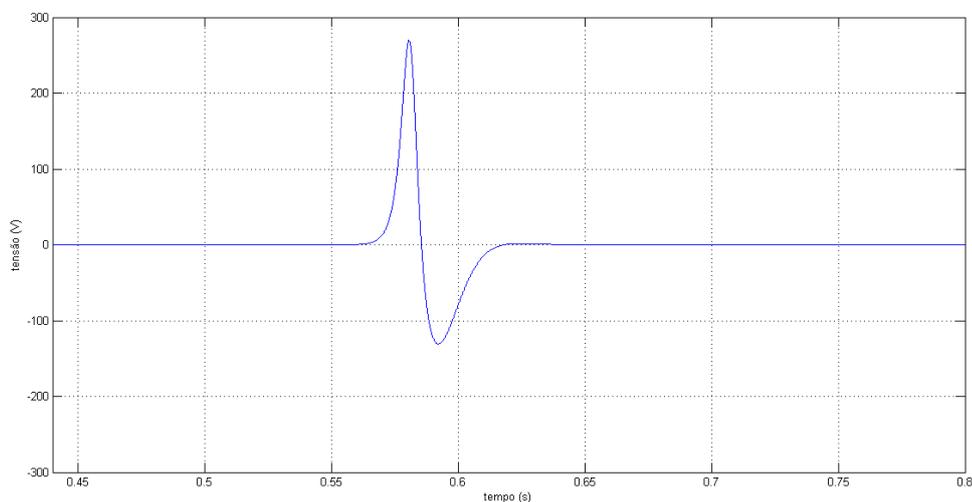
Fonte: elaborada pelo autor.

Figura 35 – Teta PLL do pPLL.



Fonte: elaborada pelo autor.

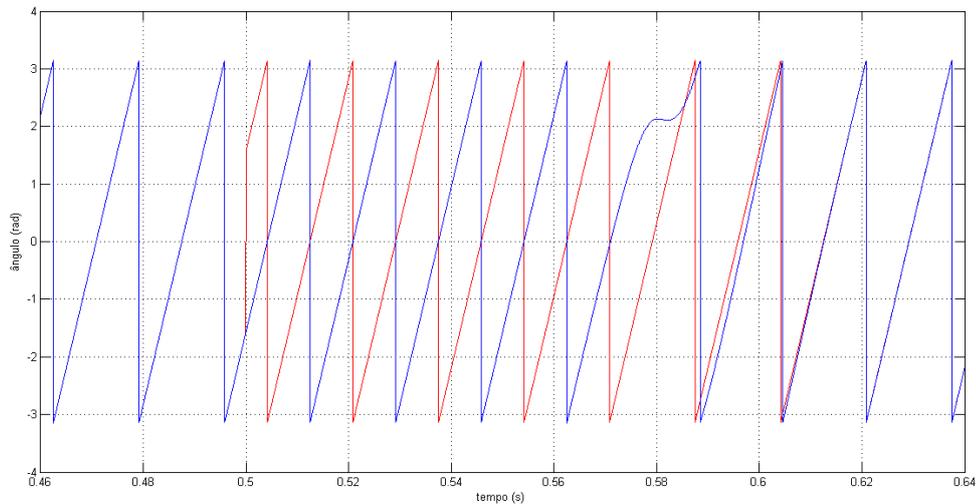
Também foram realizados testes com perturbações na rede para analisarmos o comportamento do pPLL. Ao simular uma mudança de fase no segundo 0,5, o pPLL leva um pouco mais de 50 ms para detectar a perturbação e mais 70 ms para corrigir o valor de p' para zero, figura 36.

Figura 36 – Variável p' do pPLL com a mudança de fase.

Fonte: elaborada pelo autor.

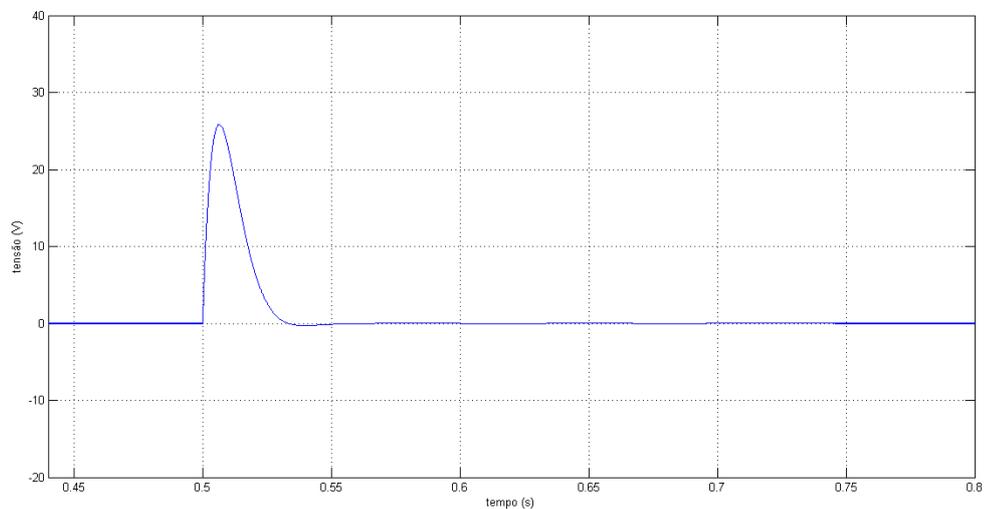
Conseqüentemente, o pPLL consegue rastrear o ângulo de tensão da rede de forma correta após 7 ciclos, onde pode se observar na figura 37.

Figura 37 – Teta PLL do pPLL com a mudança de fase.



Fonte: elaborada pelo autor.

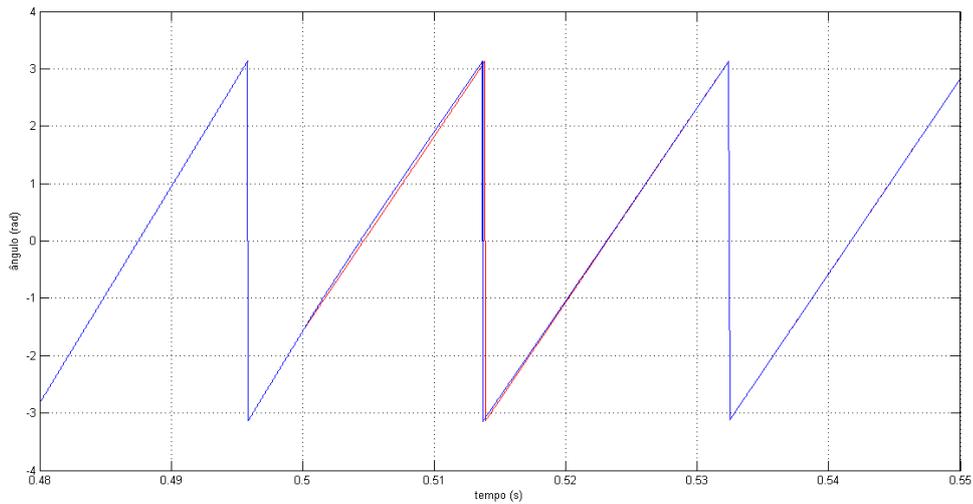
O pPLL também foi submetido ao teste de variação de frequência, onde há um pico de 25 V no valor de p' após a perturbação e o pPLL corrige o mesmo em 0.05 segundos, observado na figura 38.

Figura 38 – Variável p' do pPLL com a variação de frequência.

Fonte: elaborada pelo autor.

Após a frequência da rede passar de 60 Hz para 54 Hz, o pPLL rastreia o ângulo de fase da rede em menos de dois ciclos, apresentando um pequeno erro entre o teta medido e o teta esperado, como pode ser observado na figura 39.

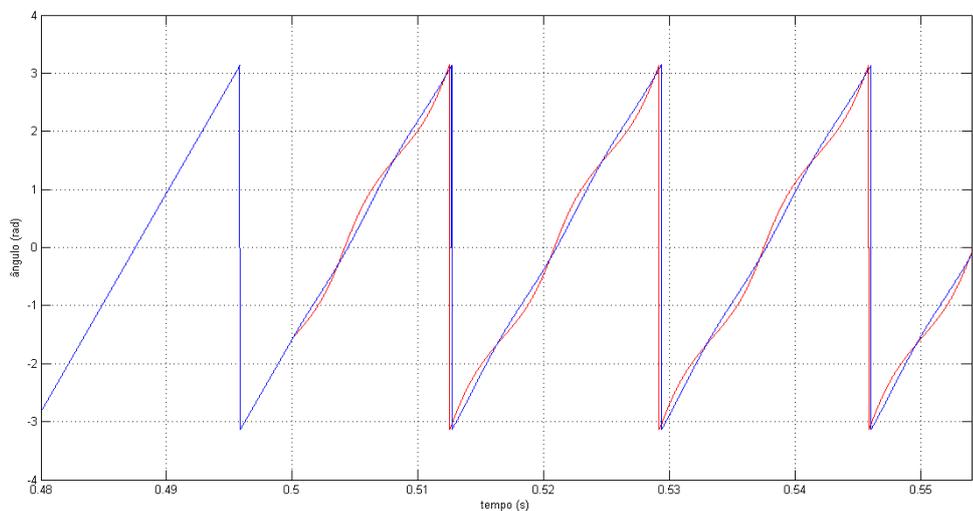
Figura 39 – Teta PLL do pPLL com a variação de frequência.



Fonte: elaborada pelo autor.

Ao simular a variação de amplitude na tensão v_a , observa-se uma oscilação no ângulo de fase real da rede. Como exibido na figura 40, o teta medido pelo pPLL não apresenta essa oscilação.

Figura 40 – Teta PLL do pPLL com a variação de amplitude.



Fonte: elaborada pelo autor.

4.2.4 Análise e comparação

Os três PLLs foram submetidos aos mesmos testes para que fosse possível realizar uma comparação em termos de eficiência na detecção do ângulo de fase da rede.

Em uma rede ideal, com senoides perfeitas, o SRF-PLL mostrou-se mais rápido ao rastrear o ângulo de fase, conseguindo atracar o teta medido ao teta real, em 3 ms. Os outros dois PLLs, DSOGI-PLL e pPLL, no entanto, levaram 13 ms e 30 ms, respectivamente.

Também foram simulados distúrbios na rede com o intuito de verificar como cada PLL reage à condições não ideais. Os três PLLs foram submetidos à mudança de fase, variação da frequência e variação de amplitude das tensões da rede.

Quando sujeitos à mudança de fase, o SRF-PLL também revelou-se o mais eficiente, onde o mesmo conseguiu detectar a perturbação e corrigir o valor de v_q em menos de 20 ms. Com isso, o SRF-PLL levou um ciclo para rastrear de forma correta o ângulo de fase da rede. O pPLL e o DSOGI-PLL levaram 7 ciclos e 49 ciclos para igualar o teta medido com o teta real da rede.

Ao serem submetidos à variação de frequência, o DSOGI-PLL não consegue corrigir o valor de v_q e conseqüentemente não obtém o teta real da rede após a perturbação. O teta lido pelo SRF-PLL apresenta um pequeno erro nos dois primeiros ciclos após a perturbação. Já o pPLL, consegue corrigir o ângulo de fase em apenas um ciclo, entretanto, o erro no teta medido é maior comparado ao erro do SRF-PLL.

E por fim, ao variar a amplitude das tensões, é mostrado que o SRF-PLL é o único que consegue detectar a perturbação da rede de forma a rastrear o ângulo de fase real de maneira mais eficiente.

4.3 Implementação

Os três PLLs foram implementados no DSP F28335 através da IDE Code Composer Studio utilizando a linguagem C.

É apresentado, abaixo, o código do SRF-PLL. Primeiro é criada a rede trifásica representada pelas três senoides com a amplitude de 180 V. E com a transformação Clark, o sistema trifásico (v_a , v_b e v_c) é transformado em um sistema de referência estacionário (v_α e v_β). Depois é utilizada a transformação Park para converter em um sistema de referência síncrona (v_d e v_q).

Com o valor de v_q calculado, o mesmo é referenciado em zero, onde é implementado um controlador PI para que esse erro seja minimizado pela ação proporcional e zerado pela ação integral. A saída do controlador PI é somada com a frequência fundamental da tensão da rede e esse valor é integrado para obter o valor do ângulo de fase de tensão da rede (θ).

```

1     Va_ref = 180*sin(wt);
2     Vb_ref = 180*sin(wt - 2*_pi/3);
3     Vc_ref = 180*sin(wt + 2*_pi/3);
4
5     Va = (0.6667)*(Va_ref + (-0.5*Vb_ref) + (-0.5*Vc_ref));
6     Vb = (0.6667)*((0.8660*Vb_ref) + (-0.8660*Vc_ref));
7
8     Vd = Va*cos(Teta_PLL) + Vb*sin(Teta_PLL);
9     Vq = Vb*cos(Teta_PLL) - Va*sin(Teta_PLL);
10
11

```

```

12     erro_PLL = Vq;
13     soma_PLL = soma_PLL + Ki_PLL*erro_PLL*Ts;
14     PI_PLL = Kp_PLL*erro_PLL + soma_PLL;
15
16     if (PI_PLL >= Max_PLL) PI_PLL = Max_PLL;
17     if (PI_PLL <= -Max_PLL) PI_PLL = -Max_PLL;
18
19     PI_PLL = PI_PLL + 376.9911;
20     Teta_PLL = Teta_PLL + PI_PLL*Ts;
21
22     if (Teta_PLL>_pi) Teta_PLL=-_pi;

```

O código em C para a implementação do DSOGI-PLL é exibido a seguir. O que se difere do código do SRF-PLL são os dois blocos SOGI e o bloco PSE. Como pode ser observado, para implementá-lo é necessário calcular quatro integrais a mais que o SRF-PLL, aumentando assim a sua complexidade.

```

1     Va_ref = 180*sin(wt);
2     Vb_ref = 180*sin(wt - 2*_pi/3);
3     Vc_ref = 180*sin(wt + 2*_pi/3);
4
5     Va = (0.6667)*(Va_ref + (-0.5*Vb_ref) + (-0.5*Vc_ref));
6     Vb = (0.6667)*((0.8660*Vb_ref) + (-0.8660*Vc_ref));
7
8     //SOGI a
9     integ1 = integ1 + (((Va*2)-(integ2*376.9911))*376.9911*Ts);
10    va = integ1;
11    qva = integ2*376.9911;
12
13    integ2 = integ2 + (integ1*Ts);
14
15    //SOGI b
16    integ3 = integ3 + (((Vb*2)-(integ4*376.9911))*376.9911*Ts);
17    vb = integ3;
18    qvb = integ4*376.9911;
19
20    integ4 = integ4 + (integ3*Ts);
21
22    //pse
23    Val = (va*0.5) - (qvb*0.5);
24    Vbe = (qva*0.5) + (vb*0.5);
25
26    //ab/dq
27    Vd = Val*cos(Teta_PLL) + Vbe*sin(Teta_PLL);

```

```

28     Vq = Vbe*cos(Teta_PLL) - Val*sin(Teta_PLL);
29
30
31     erro_PLL = Vq;
32     soma_PLL = soma_PLL + Ki_PLL*erro_PLL*Ts;
33     PI_PLL = Kp_PLL*erro_PLL + soma_PLL;
34
35     if (PI_PLL >= Max_PLL) PI_PLL = Max_PLL;
36     if (PI_PLL <= -Max_PLL) PI_PLL = -Max_PLL;
37
38     PI_PLL = PI_PLL + 376.9911;
39     Teta_PLL = Teta_PLL + PI_PLL*Ts;
40
41     if (Teta_PLL>_pi) Teta_PLL=-_pi;

```

E por fim, foi implementado o código do pPLL, que é exibido a seguir. Dentre os três, foi o mais simples de implementar. Como pode ser observado, não é necessário utilizar as transformadas Clark e Park em sua implementação, e sim apenas calcula-se a variável controlada P a partir de v_a , v_b e v_c . A partir desse cálculo, o restante do código se assemelha aos demais PLLs.

```

1     Va_ref = 180*sin(wt);
2     Vb_ref = 180*sin(wt - 2*_pi/3);
3     Vc_ref = 180*sin(wt + 2*_pi/3);
4
5     P = ((Vb_ref - Va_ref) * sin(Teta_PLL)) + ((Vb_ref - Vc_ref) *
6         sin(Teta_PLL + 2.0944));
7
8     erro_PLL = P;
9     soma_PLL = soma_PLL + Ki_PLL*erro_PLL*Ts;
10    PI_PLL = Kp_PLL*erro_PLL + soma_PLL;
11
12    if (PI_PLL >= Max_PLL) PI_PLL = Max_PLL;
13    if (PI_PLL <= -Max_PLL) PI_PLL = -Max_PLL;
14
15    PI_PLL = PI_PLL + 376.9911;
16    Teta_PLL = Teta_PLL + PI_PLL*Ts;
17
18    if (Teta_PLL>_pi) Teta_PLL=-_pi;

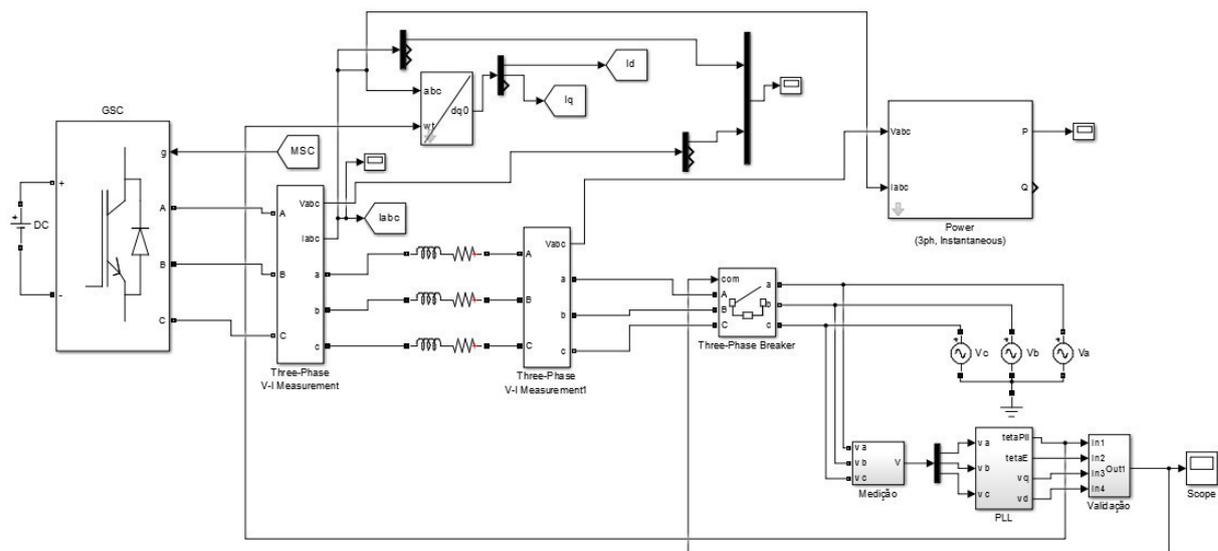
```

4.4 Sincronismo com a rede

Para compreender a importância do PLL no sincronismo entre um sistema de geração distribuída e a rede elétrica, foi utilizado um modelo inversor trifásico conectado à rede.

Como exibido na figura 41, foi inserido, entre o inversor e a rede, uma chave que será controlada pelo PLL, ou seja, a chave irá se fechar apenas quando o ângulo de fase da rede e o ângulo esperado sejam iguais e quando o valor de v_q for zero e v_d for o valor de amplitude da rede.

Figura 41 – Sincronismo entre o inversor trifásico e a rede.

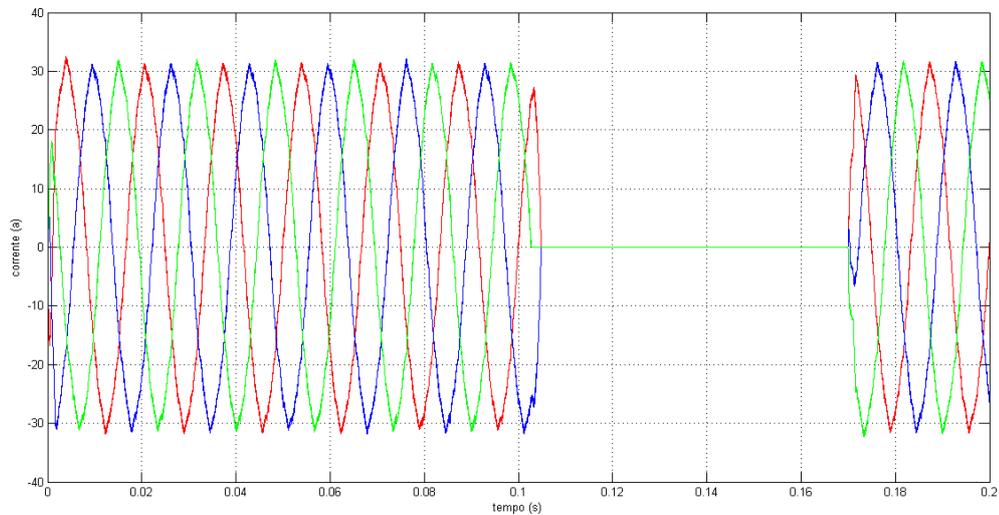


Fonte: elaborada pelo autor.

Foram realizados testes para perceber os efeitos nas correntes de saída do conversor quando o ângulo de tensão não se encontra corretamente estimado. Os primeiros testes foram realizados com a presença do PLL.

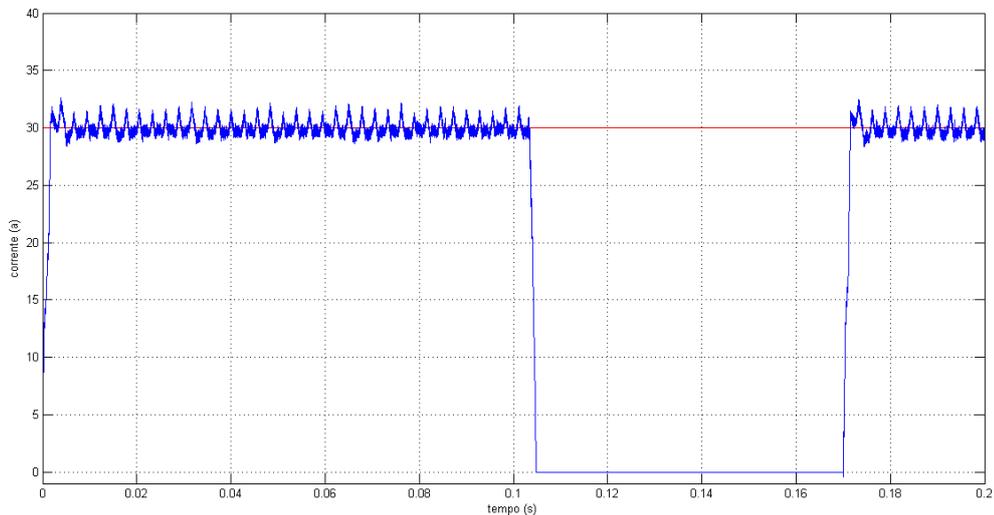
A figura 42 apresenta a corrente trifásica de saída do conversor, onde no segundo 0.11 o ângulo de tensão se encontra com um valor diferente em relação ao ângulo estimado, dessa forma o PLL abre a chave do circuito, suspendendo então o fornecimento de tensão na rede. Apenas quando o ângulo é estimado de forma correta, o PLL volta a fechar a chave e assim permitir o fornecimento de tensão.

Figura 42 – Corrente trifásica de saída do conversor.



Fonte: elaborada pelo autor.

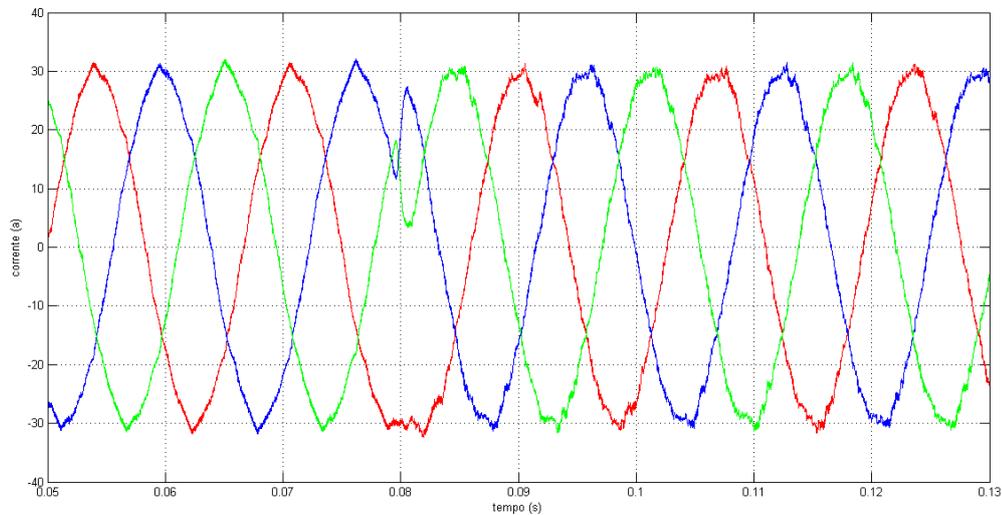
Também pode ser percebido na figura 43 o que ocorre com a corrente i_q , onde quando o PLL percebe que o ângulo de fase se difere do estimado, o mesmo impede a circulação de corrente e volta a circular corrente quando os ângulos possuem valores iguais.

Figura 43 – Corrente i_q .

Fonte: elaborada pelo autor.

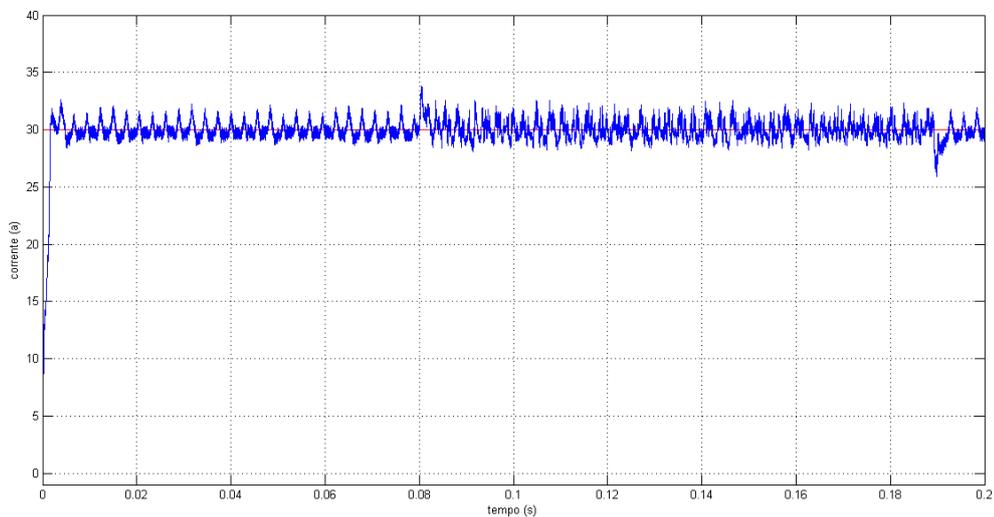
Esses testes também foram realizados sem o controle do PLL e, como pode ser observado na figura 44, quando o ângulo de tensão não se encontra corretamente estimado, a corrente trifásica de saída do conversor apresenta distúrbios e ruídos.

Figura 44 – Corrente trifásica de saída do conversor.



Fonte: elaborada pelo autor.

A figura 45 apresenta a corrente i_q onde pode ser observado que a corrente apresenta transitórios que podem comprometer a qualidade de energia na rede elétrica.

Figura 45 – Corrente i_q .

Fonte: elaborada pelo autor.

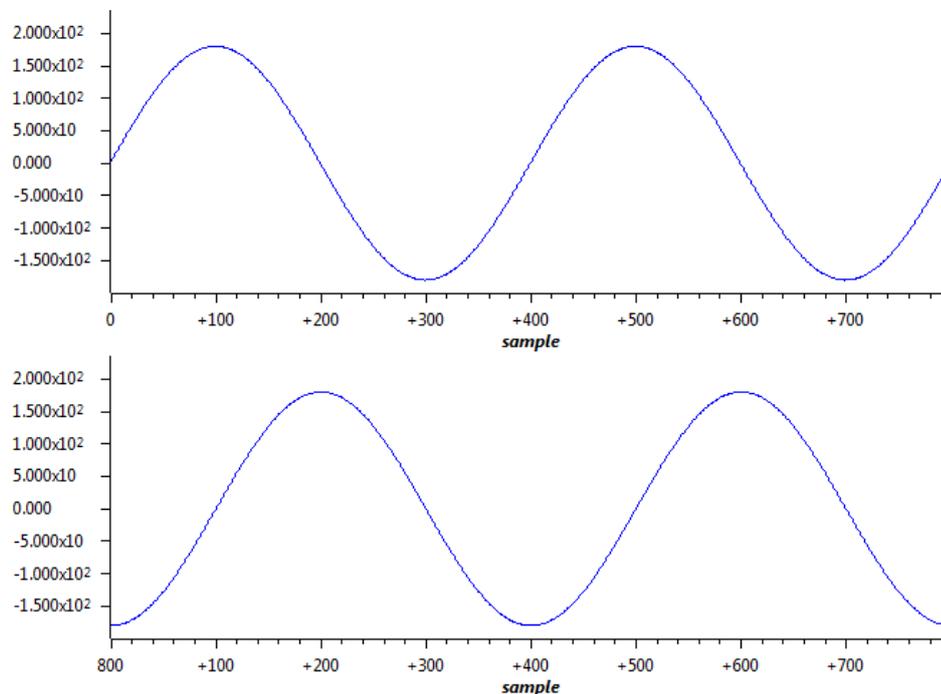
Esses testes justificam então uma implementação de um PLL em um sistema de geração de energia distribuída, pois sem ele o sistema pode fornecer uma energia com ruídos e distúrbios para a rede, comprometendo assim a qualidade de energia da rede elétrica.

4.5 Resultados experimentais

Os códigos dos PLLs foram implantados em um microcontrolador TMS320F28335 Del-fino, da Texas Instruments, através da IDE Code Composer Studio. Ao executá-los, obteve-se os seguintes resultados.

Foi executado o código do SRF-PLL e as tensões v_α e v_β foram transpostas para os gráficos representados pela figura 46. Tais tensões são obtidas a partir da transformação Clark das tensões v_a , v_b e v_c , e como nas simulações, v_β se encontra 90° em atraso em relação à v_α .

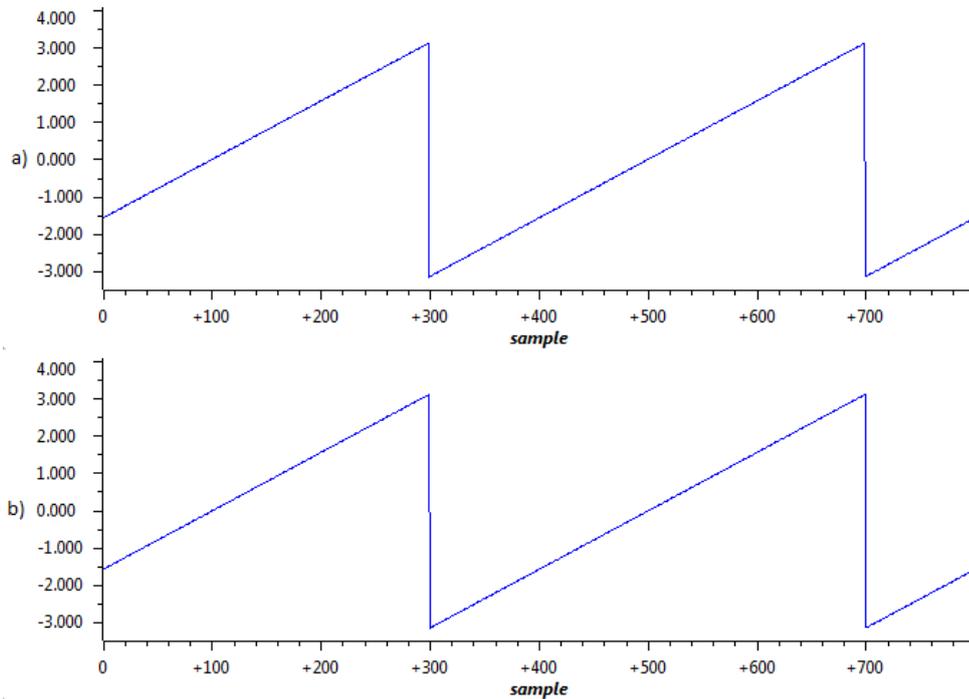
Figura 46 – Tensões v_α e v_β .



Fonte: elaborada pelo autor.

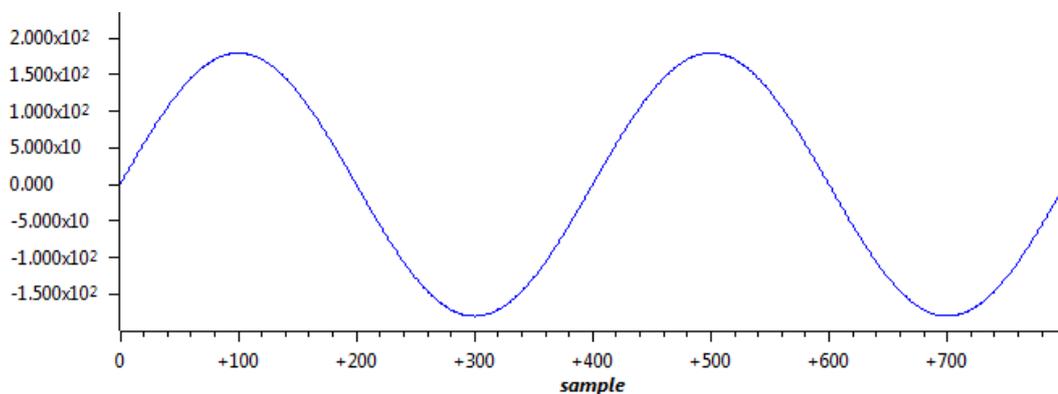
A figura 47 exibe o teta medido pelo PLL em (a) e o teta real da rede em (b). Como pode ser observado, o SRF-PLL consegue determinar o ângulo de fase da rede de maneira exata, onde o teta medido é o mesmo do teta real da rede.

Figura 47 – Teta PLL e teta real.



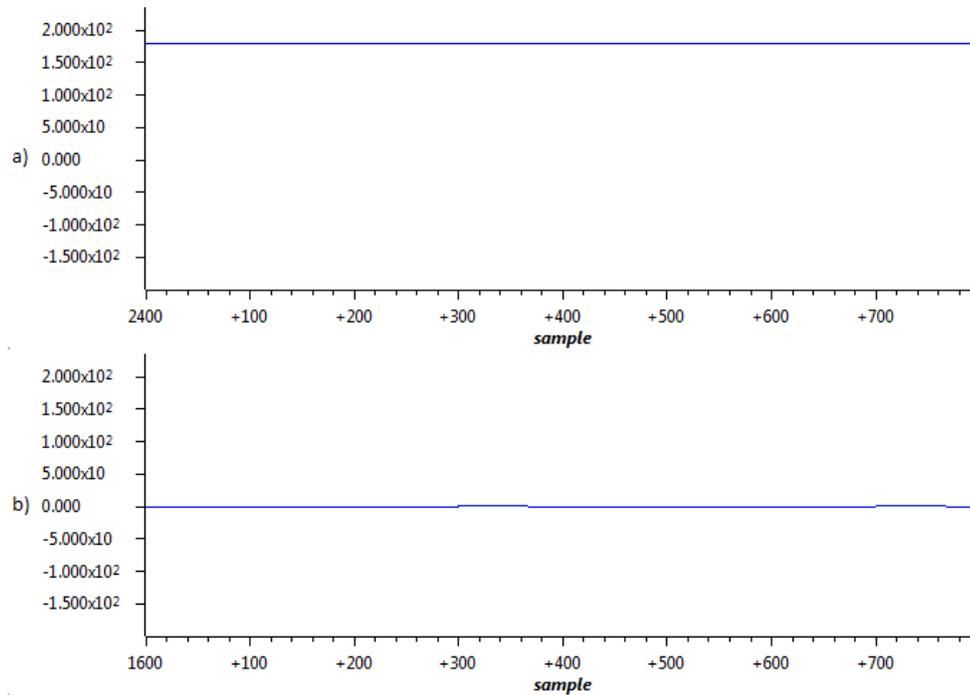
Fonte: elaborada pelo autor.

Também pode ser observado que a frequência do teta medido pelo PLL é a mesma da frequência da tensão v_a da rede. Como é exibido na figura 47, o teta medido pelo PLL tem um período com 400 amostras, desde que o mesmo começa um período na amostra 300 e termina na amostra 700. E a figura 48 apresenta a tensão v_a , onde pode ser observado que a mesma também tem um período de 400 amostras.

Figura 48 – Tensão v_a da rede.

Fonte: elaborada pelo autor.

Em um PLL com um funcionamento correto, quando v_q é regulado em zero, o valor de v_d é orientado à amplitude do sinal de entrada. E é o que pode ser observado na figura 49(b), onde apresenta o valor de v_q regulado em zero e em 49(a) o valor de v_d orientado em 180 V.

Figura 49 – Tensões v_d e v_q .

Fonte: elaborada pelo autor.

Os outros dois PLLs, DSOGI-PLL e pPLL, também foram executados no microcontrolador e obtiveram-se os mesmos resultados satisfatórios.

5 Conclusão

Esta pesquisa justificou-se pela necessidade de buscar formas de sincronismo, entre um gerador de energia e a rede elétrica, que fosse simples, isto é, com menos sensores e de baixo custo, para viabilizar a implantação em larga escala do sistema. Para isso, este trabalho teve o objetivo de estudar e comparar o desempenho de três PLLs: SRF-PLL, DSOGI-PLL e pPLL.

A seção 5.1 apresenta os principais resultados alcançados, enquanto a seção 5.2 apresenta discussões e limitações da pesquisa. Finalmente, a seção 5.3 aponta algumas direções para trabalhos futuros.

5.1 Resultados

Para estudar e comparar os três PLLs, em termos de eficiência na detecção do ângulo e frequência da fase da rede, os PLLs foram submetidos aos mesmos testes.

Ao serem submetidos à uma rede trifásica ideal, com senoides perfeitas, o SRF-PLL se mostrou mais eficiente que os demais em rastrear o ângulo de fase da rede. E pPLL se mostrou menos eficiente nesse teste.

O SRF-PLL também se revelou mais eficiente ao ser submetido à mudança de fase da rede. O mesmo conseguiu detectar a perturbação em menos de um ciclo, enquanto o DSOGI-PLL e o pPLL corrigiram o teta medido após 49 ciclos e 7 ciclos, respectivamente.

Entretanto, o pPLL foi o mais eficiente quando submetidos à variação de frequência. O mesmo detectou a perturbação e corrigiu o teta medido em apenas um ciclo. Já o SRF-PLL levou dois ciclos para corrigir o teta medido e o DSOGI-PLL não conseguiu corrigir o valor de v_q , e dessa forma, não foi capaz de detectar a frequência e o ângulo de fase da rede.

Ao serem submetidos ao teste de variação de amplitude das tensões da rede, o SRF-PLL foi o único apto a detectar a perturbação e rastrear de forma correta o teta real.

Em termos de complexidade em implementação, o que se mostrou menos complexo ao ser codificado foi o pPLL, onde foi visto que não houve a necessidade de realizar as transformações Clarke e Park, mas sim apenas calcular a variável P a partir das tensões da rede. Já o DSOGI-PLL se mostrou o mais complexo, além de realizar as transformações Clarke e Park, como o SRF-PLL, também há a necessidade de calcular quatro integrais a mais que os demais PLLs.

5.2 Considerações e limitações

O objetivo deste trabalho foi encontrar uma maneira simples, segura e de baixo custo para obter o sincronismo entre um gerador de energia com a rede de distribuição. Para realizar

esse sincronismo, a principal variável é o ângulo de tensão da rede.

Para obter esta variável, foi utilizado o PLL. Comparou-se então, três dos PLLs que se encontram em sistemas de controle de geração de energia renovável conectados à rede de distribuição. E concluiu-se então que o SRF-PLL se mostrou mais eficaz em determinar o ângulo de fase da rede, apesar do pPLL ter se mostrado menos complexo e mais eficaz quando submetido à variação de frequência.

E com os resultados experimentais, mostrou-se que é possível trabalhar com essa técnica (PLL) em um microcontrolador, como o DSP F28335. O mesmo se dispõe de memória e processamento necessário para que a execução do PLL ocorra de maneira correta.

5.3 Trabalhos futuros

Os resultados deste trabalho sugerem, como direções de trabalho futuro, o emprego do SRF-PLL em um cenário completo de geração distribuída a fim de validar a técnica de sincronismo entre um gerador de energia renovável e a rede de distribuição.

Também sugere-se, como trabalho futuro, a modificação do algoritmo proposto a fim de melhorar sua resposta em condições não ideais, de forma a torná-lo mais eficaz ao determinar o ângulo de fase da rede.

Referências

- ANEEL. *Cadernos Temáticos ANEEL: Micro e Minigeração Distribuída*. 2. ed. [S.l.]: McGraw-Hill, 2016. Citado nas páginas 10 e 15.
- BACON, V. D.; SILVA, S. A. O. da. Performance improvement of a three-phase phase-locked-loop algorithm under utility voltage disturbances using non-autonomous adaptive filters. *IET Power Electron*, v. 8, p. 2237–2250, 2015. Citado na página 35.
- BRASIL, T. A. do. *MODELAGEM MATEMÁTICA DE ALGORITMOS PHASE-LOCKED LOOP BASEADOS EM CONTROLADORES PROPORCIONAIS INTEGRAIS E PROPOSTA DE UM NOVO ALGORITMO BASEADO EM ESTRATÉGIA FUZZY*. 2013. 111 p. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal do Rio de Janeiro, Rio de Janeiro, RJ, Brasil, 2013. Citado nas páginas 11 e 16.
- CORBELINO, L. H. G. *Ferramenta para Sincronismo de Gerador Síncrono com a Rede Elétrica Empregando PLL Monofásico Embarcado em FPGA*. 2012. 62 p. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal de Mato Grosso do Sul, Campo Grande, MS, Brasil, 2012. Citado nas páginas 11, 15 e 18.
- DUGAN, R. C. et al. *Electrical Power Systems Quality*. 2. ed. [S.l.]: McGraw-Hill, 2002. Citado na página 10.
- ESCOBAR, G.; HO, C.; PETTERSSON, S. Phase-locked loop for grid synchronization under unbalanced operation and harmonic distortion. *IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society*, p. 675–680, 2011. Citado na página 18.
- ESCOBAR, G. et al. Cascade three-phase pll for unbalance and harmonic distortion operation (csrf-pll). *Industrial Electronics Society, IECON 2014 - 40th Annual Conference of the IEEE*, p. 5489–5493, 2014. Citado na página 18.
- GAO, S.; BARNES, M. Phase-locked loops for grid-tied inverters: Comparison and testing. *Power Electronics, Machines and Drives (PEMD 2016), 8th IET International Conference*, 2016. Citado na página 30.
- GOWRIBANU, G.; ANBUMALAR, D. S. Dynamic performance improvement of a moving average filter based-pll using pi and fuzzy controller. *International Conference on Electrical, Electronics, and Optimization Techniques*, p. 2384–2389, 2016. Citado na página 17.
- LEE, J.; CHA, H. Analysis in dsc-pll grid synchronization method under grid frequency variation. *17th International Conference on Electrical Machines and Systems (ICEMS)*, p. 949–953, 2014. Citado na página 18.
- LIU, B. et al. A three-phase pll algorithm based on signal reforming under distorted grid conditions. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, v. 30, p. 5272–5283, 2015. Citado nas páginas 16 e 18.
- LORA, E. E. S.; HADDAD, J. *Geração Distribuída*. 1. ed. Rio de Janeiro, Brasil: Interciência, 2006. Citado na página 15.
- MODESTO, R. A.; SILVA, S. A. O. da; NOVOCHADLO, R. Pll monofásico aplicado a sistemas conectados na rede elétrica utilizando a teoria da potência ativa instantânea. *UNOPAR Cient. Exatas Tecnol.*, v. 7, p. 63–69, 2008. Citado na página 18.

- NAYAK, S.; GURUNATH, S.; RAJASEKAR, D. N. Advanced single-phase inverse park pll with tuning of pi controller for improving stability of grid utility using soft computing technique. *Online International Conference on Green Engineering and Technologies*, 2016. Citado na página 15.
- NOGUEIRA, V. de F. G. *GERAÇÃO DISTRIBUÍDA USANDO GERADORES SÍNCRONOS TRIFÁSICOS*. 2011. 139 p. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Estadual de Campinas, Campinas, SP, Brasil, 2011. Citado na página 10.
- PATEL, M. R. *Wind and Solar Power Systems: Design, Analysis, and Operation*. 2. ed. Boca Raton, USA: CRC Press, 2006. Citado na página 10.
- SADEQUE, F.; HOSSAIN, M. M. A signal reforming algorithm based three-phase pll under unbalanced grid conditions. *5th International Conference on Renewable Energy Research and Applications*, p. 940–945, 2016. Citado nas páginas 16 e 17.
- SAFAYET, A. et al. Grid harmonics and voltage unbalance effect elimination for three-phase pll grid synchronization algorithm. *Energy Conversion Congress and Exposition*, p. 3299–3304, 2013. Citado na página 18.
- SILVA, C. H. da et al. Dsp implementation of three-phase pll using modified synchronous reference frame. *The 33rd Annual Conference of the IEEE Industrial Electronics Society*, p. 1697–1701, 2007. Citado na página 18.
- SVENSSON, J. Synchronisation methods for grid-connected voltage source converters. *IEE Proc.-Gener. Transm. Distrib.*, v. 148, p. 229–235, 2001. Citado na página 15.
- TSENG, T.-H.; HUANG, P.-H.; CHANG, Y.-H. Analysis of effects of synchronism conditions on power system operation. *SICE Annual Conference*, Tokyo, Japan, p. 1416–1419, 2011. Citado na página 10.
- WANG, Y. F.; LI, Y. W. Grid synchronization pll based on cascaded delayed signal cancellation. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, v. 26, p. 1987–1997, 2011. Citado nas páginas 16, 17 e 18.
- WU, F.; ZHANG, L.; DUAN, J. A new two-phase stationary-frame-based enhanced pll for three-phase grid synchronization. *IEEE Transactions on Circuits and Systems II: Express Briefs*, v. 62, p. 251–255, 2015. Citado na página 10.